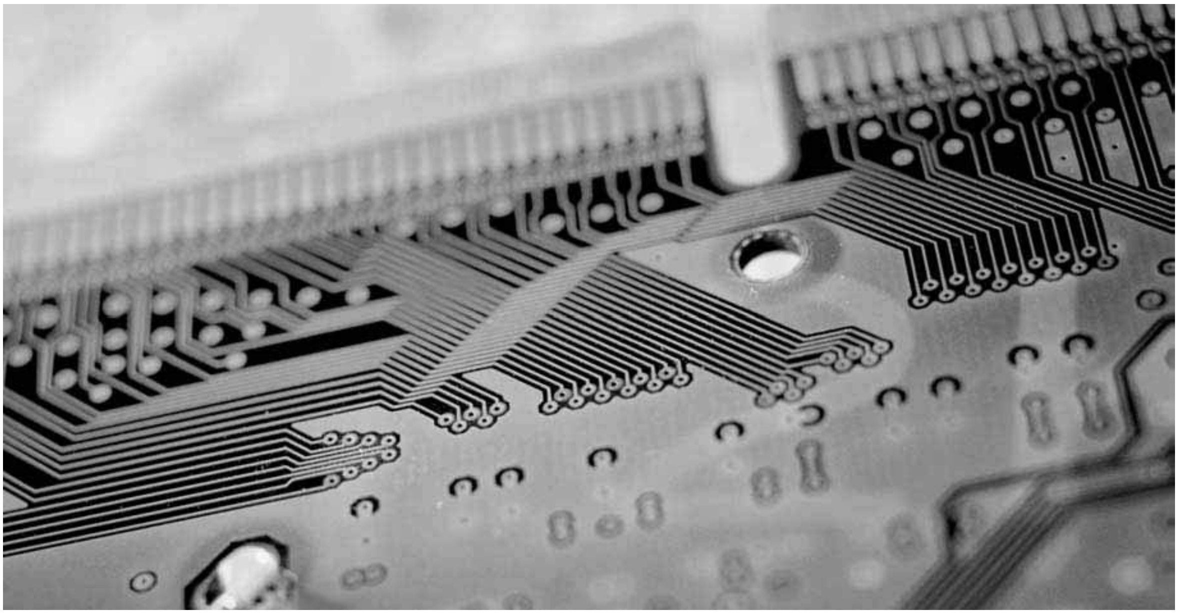
4

ÁLGEBRA DE BOOLE Y SIMPLIFICACIÓN LÓGICA

CONTENIDO DEL CAPÍTULO

OBJETIVOS DEL CAPÍTULO

- Aplicar las leyes y reglas básicas del álgebra de Boole.
- Aplicar los teoremas de DeMorgan a las expresiones booleanas.
- Describir redes de puertas mediante expresiones booleanas.



- Evaluar las expresiones booleanas.
- Simplificar expresiones mediante las leyes y reglas del álgebra booleana.
- Convertir cualquier expresión booleana en una suma de productos.
- Convertir cualquier expresión booleana en un producto de sumas.
- Utilizar el mapa de Karnaugh para simplificar expresiones booleanas.
- Utilizar el mapa de Karnaugh para simplificar tablas de verdad.
- Utilizar condiciones "indiferentes" para simplificar funciones lógicas.
- Aplicar el álgebra de Boole, los mapas de Karnaugh y el lenguaje VHDL a los sistemas digitales.

PALABRAS CLAVE

- Variable
- Complemento
- Término suma
- Término producto
- Suma de productos
- Producto de sumas
- Mapa de Karnaugh
- Indiferente
- VHDL

INTRODUCCIÓN

En 1854, George Boole publicó una obra titulada *Investigación de las leyes del pensamiento, sobre las que se basan las teorías matemáticas de la lógica y la probabilidad*. En esta publicación se formuló la idea de un "álgebra lógica", que se conoce hoy en día como álgebra de Boole. El álgebra de Boole es una forma adecuada y sistemática de expresar y analizar las operaciones de los circuitos lógicos. Claude Shannon fue el primero en aplicar la obra de Boole al análisis y diseño de circuitos. En 1938, Shannon escribió su tesis doctoral en el MIT (*Massachussets Institute of Technology*) titulada *Análisis simbólico de los circuitos de conmutación y relés*.

Este capítulo se ocupa de las leyes, reglas y teoremas del álgebra booleana y sus aplicaciones a los circuitos digitales. Aprenderá a definir un circuito mediante una expresión booleana y a determinar su funcionamiento. También se tratará la simplificación de los circuitos lógicos utilizando el álgebra booleana y los mapas de Karnaugh.

También se presenta el lenguaje de descripción hardware VHDL para la programación de dispositivos lógicos.

■ ■ ■ APLICACIÓN A LOS SISTEMAS DIGITALES

Esta aplicación a los sistemas digitales ilustra los conceptos que serán explicados a lo largo del capítulo. El funcionamiento del display de 7 segmentos del sistema de control y recuento de pastillas del Capítulo 1 es un buen método para ilustrar la aplicación del álgebra de Boole y de los mapas de Karnaugh, de modo que se obtenga la más sencilla implementación en el diseño de circuitos lógicos. Por tanto, en está aplicación a los sistemas digitales, nos centraremos en la lógica del convertidor BCD-7 segmentos que gobierna los dos displays del sistema indicados en la Figura 1.58.

4.1 OPERACIONES Y EXPRESIONES BOOLEANAS

El álgebra de Boole son las matemáticas de los sistemas digitales. Es indispensable tener unos conocimientos básicos del álgebra booleana para estudiar y analizar los circuitos lógicos. En el capítulo anterior, se han presentado las operaciones y expresiones booleanas para las puertas NOT, AND, OR, NAND y NOR.

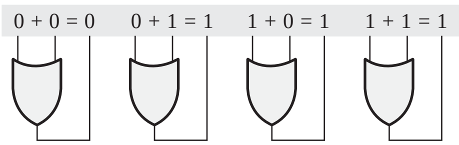
Al finalizar esta sección, el lector deberá ser capaz de:

■ Definir *variable*. ■ Definir *literal*. ■ Identificar un término suma. ■ Evaluar un término suma. ■ Identificar un término producto. ■ Evaluar un término producto. ■ Explicar la adición booleana. ■ Explicar la multiplicación booleana.

Los términos *variable, complemento* y *literal* son términos utilizados en el álgebra booleana. Una ***variable*** es un símbolo (normalmente una letra mayúscula en cursiva) que se utiliza para representar magnitudes lógicas. Cualquier variable puede tener un valor de 0 o de 1. El **complemento** es el inverso de la variable y se indica mediante una barra encima de la misma. Por ejemplo, el complemento de la variable A es $\overline{A}$. Si $A = 1$, entonces $\overline{A} = 0$. Si $A = 0$, entonces $\overline{A} = 1$. El complemento de la variable A se lee “no A” o “A barra”. En ocasiones, se emplea un apóstrofe en lugar de la barra para indicar el complemento de una variable; por ejemplo B' indica el complemento de B. En este libro, sólo se utiliza la barra. Un **literal** es una variable o el complemento de una variable.

Suma booleana

Como hemos visto en el Capítulo 3, la **suma booleana** es equivalente a la operación OR y a continuación se muestran sus reglas básicas junto con su relación con la puerta OR:



En el álgebra de Boole, un ***término suma*** es una suma de literales. En los circuitos lógicos, un término suma se obtiene mediante una operación OR, sin que exista ninguna operación AND en la expresión. Algunos ejemplos de términos suma son $A + B$, $A + \overline{B}$, $A + B + \overline{C}$ y $A + B + C + \overline{D}$.

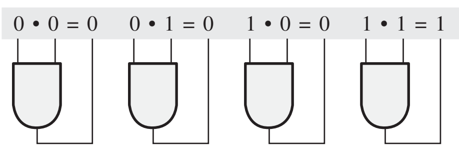
▲ *La puerta OR es un sumador booleano.*

Un término suma es igual a 1 cuando uno o más de los literales del término es 1. Un término suma es igual a 0 sólo si cada uno de los literales son iguales a 0.

Multiplicación booleana

▲ *La puerta AND es un multiplicador booleano.*

En el Capítulo 3 vimos también que la **multiplicación booleana** es equivalente a la operación AND y sus reglas básicas junto con sus relaciones con la puerta AND se ilustran a continuación:



NOTAS INFORMÁTICAS

En un microprocesador, la unidad aritmético lógica (ALU) realiza las operaciones aritméticas y lógicas booleanas sobre los datos digitales mediante instrucciones de programa. Las operaciones lógicas son equivalentes a las operaciones de las puertas básicas con las que ya estamos familiarizados, aunque se trabaja con ocho bits como mínimo a la vez. Ejemplos de instrucciones lógicas booleanas son AND, OR, NOT y XOR, que se denominan *mnemónicos*. Un programa en lenguaje ensamblador utiliza estos mnemónicos para especificar una operación. Y otro programa denominado *ensamblador* traduce los mnemónicos a un código binario que puede entender el microprocesador.

En el álgebra de Boole, un ***término producto*** es un producto de literales. En los circuitos lógicos, un término suma se obtiene mediante una operación AND, sin que existe ninguna operación OR en la expresión. Algunos ejemplos de términos suma son AB, $A\overline{B}$, ABC y $A\overline{B}C\overline{D}$.

Un término producto es igual a 1 sólo si cada uno de los literales del término es 1. Un término producto es igual a 0 cuando uno o más de los literales son iguales a 0.

EJEMPLO 4.1

Determinar los valores de *A, B, C* y *D* que hacen que el término suma $A+\overline{B}+C+\overline{D}$ sea igual a cero.

Solución Para que el término suma sea 0, cada uno de los literales del término debe ser igual a 0. Por tanto, $A = \mathbf{0}$, $B = 1$ (para que $\overline{B} = 0$) y $D = \mathbf{1}$) para que $\overline{D} = 0$).

$$A+\overline{B}+C+\overline{D} = 0+\overline{1}+0+\overline{1} = 0+0+0+0 = 0$$

Problema relacionado* Determinar los valores de A y B de modo que el término suma $\overline{A}+B$ sea igual a 0.

* Las respuestas se encuentran al final del capítulo.

EJEMPLO 4.2

Determinar los valores de *A, B, C* y *D* que hacen que el término producto $A\overline{B}C\overline{D}$ sea igual a 1.

Solución Para que el término producto sea 1, cada uno de los literales del término debe ser igual a 1. Por tanto, $A = \mathbf{1}$, $B = \mathbf{0}$ (para que $\overline{B} = 1$), $C = \mathbf{1}$ y $D = \mathbf{0}$ (para que $\overline{D} = 1$).

$$A\overline{B}C\overline{D} = 1\cdot\overline{0}\cdot1\cdot\overline{0} = 1\cdot1\cdot1\cdot1 = 1$$

Problema relacionado Determinar los valores de A y B de modo que el término suma $\overline{A}\overline{B}$ sea igual a 1.

REVISIÓN DE LA SECCIÓN 4.1

Las respuestas se encuentran al final del capítulo

1. Si $A = 0$, ¿cuánto vale $\overline{A}$?
2. Determinar los valores de A, B y C que hacen que el término suma $\overline{A}+\overline{B}+C$ sea igual a 0.
3. Determinar los valores de A, B y C que hacen que el término producto $A\overline{B}C$ sea igual a 1.

4.2 LEYES Y REGLAS DEL ÁLGEBRA DE BOOLE

Al igual que en otras áreas de las matemáticas, existen en el álgebra de Boole una serie de reglas y leyes bien determinadas que tienen que seguirse para aplicarla correctamente. Las más importantes son las que se presentan en esta sección.

Al finalizar esta sección, el lector deberá ser capaz de:

■ Aplicar las leyes conmutativas de la adición y multiplicación. ■ Aplicar las leyes asociativas de la adición y multiplicación. ■ Aplicar la ley distributiva. ■ Aplicar las doce reglas básicas del álgebra de Boole.

Leyes del álgebra de Boole

Las leyes básicas del álgebra de Boole (las **leyes conmutativas** de la suma y la multiplicación, y las **leyes asociativas** de la suma y la multiplicación y la **ley distributiva**) son las mismas que las del álgebra ordinaria. Cada una de las leyes se ilustra con dos o tres variables, pero el número de variables no está limitado a esta cantidad.

Leyes conmutativas La *ley conmutativa de la suma* para dos variables se escribe como sigue:

Ecuación 4.1 $$A + B = B + A$$

Esta ley establece que el orden en que se aplica a las variables la operación OR es indiferente. Recuerde que cuando se aplica a los circuitos lógicos, la suma y la operación OR es lo mismo. La Figura 4.1 ilustra la ley conmutativa aplicada a una puerta OR, en la que se puede ver que es indistinto a qué entrada asignemos cada una de las variables. (El símbolo ≡ significa "equivalente a".)

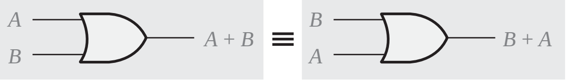


FIGURA 4.1 Aplicación de la ley conmutativa de la suma.

La *ley conmutativa de la multiplicación* para dos variables es

Ecuación 4.2 $$AB = BA$$

Esta ley establece que el orden en que se aplica a las variables la operación AND es indiferente. La Figura 4.2 ilustra esta ley tal y como se aplica a la puerta AND.

FIGURA 4.2 Aplicación de la ley conmutativa de la multiplicación.

Leyes asociativas La *ley asociativa de la suma* para tres variables se escribe como sigue:

Ecuación 4.3 $$A + (B + C) = (A + B) + C$$

Esta ley establece que cuando se aplica la operación OR a más de dos variables, el resultado es el mismo independientemente de la forma en que se agrupen las variables. La Figura 4.3 ilustra esta ley aplicada a puertas OR de dos entradas.

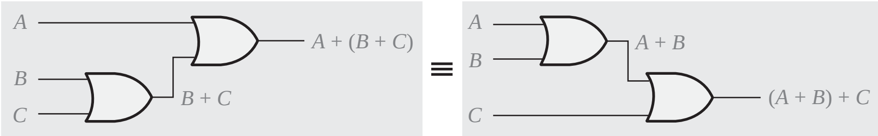


FIGURA 4.3 Aplicación de la ley asociativa de la suma.

La *ley asociativa de la multiplicación* para tres variables se escribe del siguiente modo:

Ecuación 4.4 $$A(BC) = (AB)C$$

Esta ley establece que cuando se aplica la operación AND a más de dos variables, el resultado es el mismo independientemente de la forma en que se agrupen las variables. La Figura 4.4 ilustra esta ley aplicada a puertas AND de dos entradas.

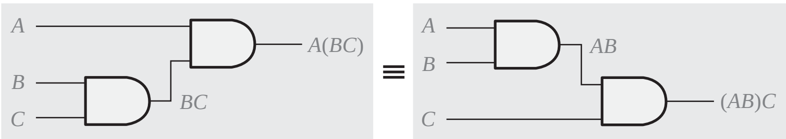


FIGURA 4.4 Aplicación de la ley asociativa de la multiplicación.

Ley distributiva La *ley distributiva* para tres variables se escribe como sigue:

Ecuación 4.5 $$A(B + C) = AB + AC$$

Esta ley establece que aplicar la operación OR a dos o más variables y luego aplicar la operación AND al resultado de esa operación y a otra variable aislada, es equivalente a aplicar la operación AND a la variable aislada con cada uno de los sumandos y luego realizar la operación OR con los productos resultantes. La ley distributiva expresa también el proceso de *sacar factor común* en el que la variable común A se saca como factor de los productos parciales, como por ejemplo, $AB + AC = A(B + C)$. La Figura 4.5 ilustra la ley distributiva mediante su implementación de puertas.

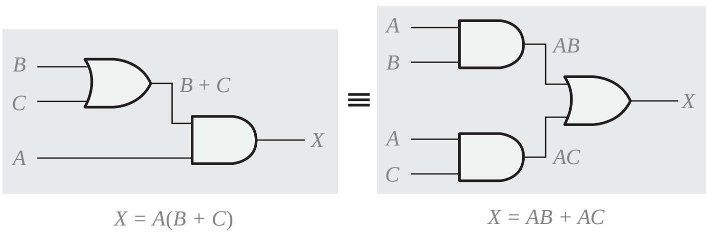


FIGURA 4.5 Aplicación de la ley distributiva.

Reglas del álgebra booleana

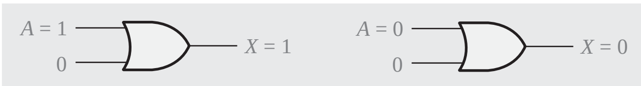
La Tabla 4.1 enumera las doce reglas básicas, muy útiles, para la manipulación y simplificación de **expresiones booleanas**. Las nueve primeras reglas las veremos en términos de su aplicación a las puertas lógicas. Las reglas 10 a 12 se obtendrán a partir de las reglas más sencillas y de las leyes anteriormente explicadas.

1. $A + 0 = A$	**7.** $A \cdot A = A$
2. $A + 1 = 1$	**8.** $A \cdot \overline{A} = 0$
3. $A \cdot 0 = 0$	**9.** $\overline{\overline{A}} = A$
4. $A \cdot 1 = A$	**10.** $A + AB = A$
5. $A + A = A$	**11.** $A + \overline{A}B = A + B$
6. $A + \overline{A} = 1$	**12.** $(A + B)(A + C) = A + BC$

A, *B* o *C* pueden representar una sola variable o una combinación de variables.

TABLA 4.1 Reglas básicas del Álgebra de Boole.

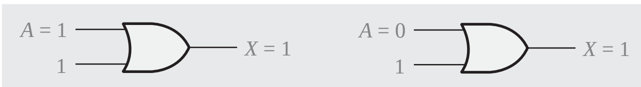
Regla 1. $A + 0 = A$ Si aplicamos la operación OR a una variable cualquiera y a 0, el resultado es siempre igual a la variable. Si A es 1, la salida es igual a 1 y, por tanto, igual a A. Si A es 0, la salida es 0 e igualmente idéntica a A. Esta ley se ilustra en la Figura 4.6 en la que la entrada inferior está siempre a 0.



$X = A + 0 = A$

FIGURA 4.6

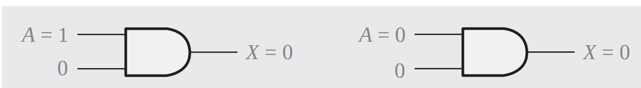
Regla 2. $A + 1 = 1$ Si se aplica la operación OR a una variable y a 1, el resultado es siempre igual a 1. Un 1 en una entrada de una puerta OR produce siempre un 1 en la salida, independientemente del valor de la otra entrada. Esta regla se ilustra en la Figura 4.7, en la que la entrada inferior está siempre a 1.



$X = A + 1 = 1$

FIGURA 4.7

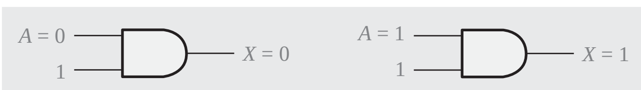
Regla 3. $A \cdot 0 = 0$ Si se aplica la operación AND a una variable y a 0, el resultado es siempre igual a 0. Siempre que una de las entradas de una puerta AND sea 0, la salida siempre es 0, independientemente del valor de la otra entrada. Esta regla se ilustra en la Figura 4.8, en la que la entrada inferior está siempre a 0.



$X = A \bullet 0 = 0$

FIGURA 4.8

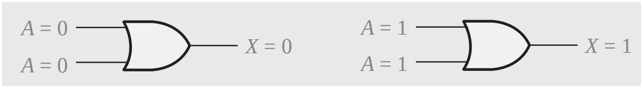
Regla 4. $A \cdot 1 = A$ Si se aplica la operación AND a una variable y a 1, el resultado es siempre igual a la variable. Si la variable A es 0, la salida de la puerta AND será siempre 0, mientras que si A es 1, la salida será 1, dado que las dos entradas son 1. Esta regla se ilustra en la Figura 4.9, en la que la entrada inferior está siempre a 1.



$X = A \bullet 1 = A$

FIGURA 4.9

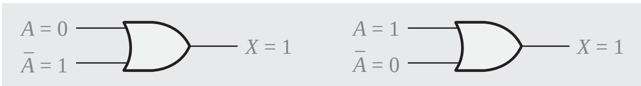
Regla 5. $\boldsymbol{A + A = A}$ Si se aplica la operación OR a una variable consigo misma, el resultado es siempre igual a la variable. Si A es 0, entonces 0 + 0 = 0, mientras que si A es 1, 1 + 1 =1. Esto se muestra en la Figura 4.10, en la que se aplica la misma variable a ambas entradas.



$X = A + A = A$

FIGURA 4.10

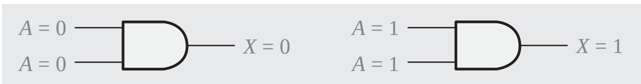
Regla 6. $\boldsymbol{A + \overline{A} = 1}$ Si se aplica la operación OR a una variable y a su complemento, el resultado es siempre igual a 1. Si A es 0, entonces $0 + \overline{0} = 0 + 1 = 1$. Si A es 1, entonces $1 + \overline{1} = 1 + 0 = 1$. En la Figura 4.11 podemos ver una puerta OR en la que sus entradas son una variable y su complemento.



$X = A + \overline{A} = 1$

FIGURA 4.11

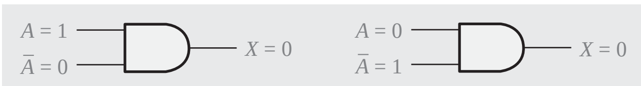
Regla 7. $\boldsymbol{A \cdot A = A}$ Si se aplica la operación AND a una variable consigo misma, el resultado siempre es igual a la variable. Si A = 0, entonces 0 · 0 = 0, y si A = 1, entonces 1 · 1 = 1. Esta regla se ilustra en la Figura 4.12.



$X = A \bullet A = A$

FIGURA 4.12

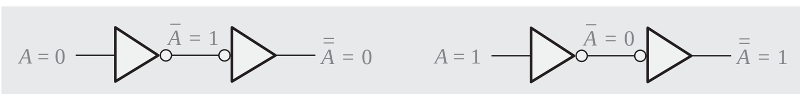
Regla 8. $\boldsymbol{A \cdot \overline{A} = 0}$ Si se aplica la operación AND a una variable y a su complemento, el resultado es siempre igual a 0. Esta regla se basa en que siempre A o $\overline{A}$ será 0, y además en que cuando se aplica un 0 a una de las entradas de una puerta AND, la salida siempre es 0. Esta regla se ilustra en la Figura 4.13.



$X = A \bullet \overline{A} = 0$

FIGURA 4.13

Regla 9. $\boldsymbol{\overline{\overline{A}} = A}$ El complemento del complemento de una variable es siempre la propia variable. El complemento de la variable A es $\overline{A}$ y el complemento de $\overline{A}$ será de nuevo A, que es la variable original. Esta regla se muestra en la Figura 4.14 mediante el uso de dos inversores.



$\overline{\overline{A}} = A$

FIGURA 4.14

Regla 10. $\boldsymbol{A + AB = A}$ Esta regla se puede obtener aplicando la ley distributiva y las reglas 2 y 4, de la siguiente forma:

$$
\begin{aligned}
A + AB &= A(1+B) && \text{Sacar factor común (ley distributiva)}\\
&= A \cdot 1 && \text{Regla 2: } (1+B) = 1\\
&= A && \text{Regla 4: } A \cdot 1 = A
\end{aligned}
$$

La demostración se muestra en la Tabla 4.2, la cual incluye la tabla de verdad y la simplificación del circuito lógico resultante.

A	B	AB	$A+AB$
0	0	0	0
0	1	0	0
1	0	0	1
1	1	1	1

igual

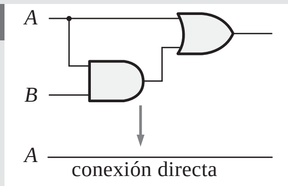


TABLA 4.2 Regla 10: $A + AB = A$.

Regla 11. $A + \overline{A}B = A + B$ Esta regla puede demostrarse de la siguiente forma:

$$
\begin{aligned}
A + \overline{A}B &= (A + AB) + \overline{A}B && \text{Regla 10: } A = A + AB\\
&= (AA + AB) + \overline{A}B && \text{Regla 7: } A = AA\\
&= AA + AB + A\overline{A} + \overline{A}B && \text{Regla 8: sumar } A\overline{A} = 0\\
&= (A + \overline{A})(A + B) && \text{Sacar factor común}\\
&= 1 \cdot (A + B) && \text{Regla 6: } A + \overline{A} = 1\\
&= A + B && \text{Regla 4: eliminar el 1}
\end{aligned}
$$

La demostración se muestra en la Tabla 4.3, la cual incluye la tabla de verdad y la simplificación del circuito lógico resultante.

A	B	$\overline{A}B$	$A+\overline{A}B$	$A+B$
0	0	0	0	0
0	1	1	1	1
1	0	0	1	1
1	1	0	1	1

igual

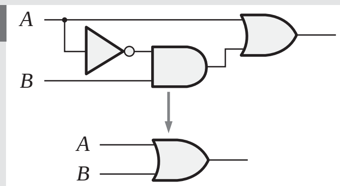


TABLA 4.3 Regla 11: $A + \overline{A}B = A + B$.

Regla 12. $(A + B)(A + C) = A + BC$ Esta regla puede demostrarse de la siguiente forma:

$$
\begin{aligned}
(A+B)(A+C) &= AA + AC + AB + BC && \text{Ley distributiva}\\
&= A + AC + AB + BC && \text{Regla 7: } AA = A\\
&= A(1+C) + AB + BC && \text{Sacar factor común (ley distributiva)}
\end{aligned}
$$

$$
\begin{aligned}
&= A \cdot 1 + AB + BC && \text{Regla 2: } 1 + C = 1 \\
&= A(1 + B) + BC && \text{Sacar factor común (ley distributiva)} \\
&= A \cdot 1 + BC && \text{Regla 2: } 1 + B = 1 \\
&= A + BC && \text{Regla 4: } A \cdot 1 = A
\end{aligned}
$$

La demostración se muestra en la Tabla 4.4, la cual incluye la tabla de verdad y la simplificación del circuito lógico resultante.

A	B	C	$A+B$	$A+C$	$(A+B)(A+C)$	BC	$A+BC$
0	0	0	0	0	0	0	0
0	0	1	0	1	0	0	0
0	1	0	1	0	0	0	0
0	1	1	1	1	1	1	1
1	0	0	1	1	1	0	1
1	0	1	1	1	1	0	1
1	1	0	1	1	1	0	1
1	1	1	1	1	1	1	1

igual

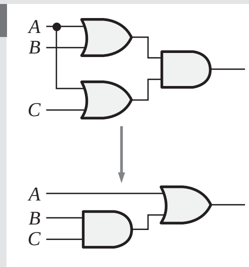


TABLA 4.4 Regla 12: $(A + B)(A + C) = A + BC$.

REVISIÓN DE LA SECCIÓN 4.2

1. Aplicar la ley asociativa de la adición a la expresión $A+(B+C+D)$.
2. Aplicar la ley distributiva a la expresión $A(B+C+D)$.

4.3 TEOREMAS DE DeMORGAN

DeMorgan, matemático que conoció a Boole, propuso dos teoremas que constituyen una parte muy importante del álgebra de Boole. En términos prácticos, los teoremas de DeMorgan proporcionan una verificación matemática de la equivalencia entre las puertas NAND y negativa-OR, y las puertas NOR y negativa-AND, que se han tratado en el Capítulo 3.

Al finalizar esta sección, el lector deberá ser capaz de:

■ Enunciar los teoremas de DeMorgan. ■ Relacionar los teoremas de DeMorgan con la equivalencia entre las puertas NAND y negativa-OR, y entre las puertas NOR y negativa-AND. ■ Aplicar los teoremas de DeMorgan para simplificar las expresiones booleanas.

El primer teorema de DeMorgan se enuncia de la siguiente forma:

El complemento de un producto de variables es igual a la suma de los complementos de las variables.

O dicho de otra manera

El complemento de dos o más variables a las que se aplica la operación AND es equivalente a aplicar la operación OR a los complementos de cada variable.

La fórmula para expresar este teorema para dos variables es:

Ecuación 4.6 $$\overline{XY} = \overline{X} + \overline{Y}$$

El segundo teorema de DeMorgan se enuncia como sigue:

El complemento de una suma de variables es igual al producto de los complementos de las variables.

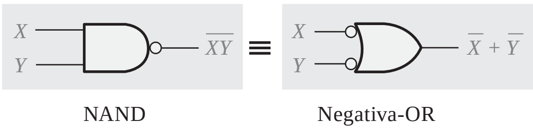
O dicho de otra manera,

El complemento de dos o más variables a las que se aplica la operación OR es equivalente a aplicar la operación AND a los complementos de cada variable.

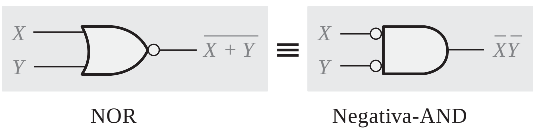
La fórmula para expresar este teorema es:

Ecuación 4.7 $$\overline{X + Y} = \overline{X}\,\overline{Y}$$

Las puertas equivalentes y tablas de verdad correspondientes a las Ecuaciones 4.6 y 4.7 se muestran en la Figura 4.15.



Entradas		Salida	
X	Y	$\overline{XY}$	$\overline{X}+\overline{Y}$
0	0	1	1
0	1	1	1
1	0	1	1
1	1	0	0



Entradas		Salida	
X	Y	$\overline{X+Y}$	$\overline{X}\,\overline{Y}$
0	0	1	1
0	1	0	0
1	0	0	0
1	1	0	0

FIGURA 4.15 Equivalencias de las puertas lógicas y tablas de verdad que ilustran los teoremas de DeMorgan. Observe la igualdad entre las dos columnas de salida de cada tabla. Esto demuestra que las puertas equivalentes realizan la misma función lógica.

Como se ha comentado, los teoremas de DeMorgan se aplican también a expresiones en las que existen más de dos variables. Los siguientes ejemplos ilustran la aplicación de los teoremas de DeMorgan a expresiones de 3 y 4 variables.

EJEMPLO 4.3

Aplicar los teoremas de DeMorgan a las expresiones $\overline{XYZ}$ y $\overline{X + Y + Z}$.

$$\overline{XYZ} = \overline{X} + \overline{Y} + \overline{Z}$$

$$\overline{X + Y + Z} = \overline{X}\,\overline{Y}\,\overline{Z}$$

Problema relacionado Aplicar los teoremas de DeMorgan a la expresión $\overline{\overline{X} + \overline{Y} + \overline{Z}}$..

EJEMPLO 4.4

Aplicar los teoremas de DeMorgan a las expresiones $\overline{WXYZ}$ y $\overline{W+X+Y+Z}$.

$$\overline{WXYZ} = \overline{W}+\overline{X}+\overline{Y}+\overline{Z}$$
$$\overline{W+X+Y+Z} = \overline{W}\overline{X}\overline{Y}\,\overline{Z}$$

Problema relacionado Aplicar los teoremas de DeMorgan a la expresión $\overline{\overline{W}\,\overline{X}\,\overline{Y}\,\overline{Z}}$

Como se ha establecido en las Ecuaciones 4.6 y 4.7 que enuncian los teoremas de DeMorgan, cada variable puede representar una combinación de otras variables. Por ejemplo, X puede ser igual al término $AB + C$, e Y puede ser igual a $A + BC$. De esta forma, si aplicamos el teorema de DeMorgan para dos variables expresado según $\overline{XY} = \overline{X}+\overline{Y}$ a la expresión $\overline{(AB+C)(A+BC)}$ obtenemos el siguiente resultado:

$$\overline{(AB+C)(A+BC)} = (\overline{AB+C})+(\overline{A+BC})$$

Observe que el resultado anterior tiene dos términos $\overline{AB+C}$ y $\overline{A+BC}$, a los que podemos aplicar individualmente otra vez el teorema de DeMorgan $\overline{X+Y} = \overline{X}\overline{Y}$ del siguiente modo:

$$(\overline{AB+C})+(\overline{A+BC}) = (\overline{AB})\overline{C}+\overline{A}(\overline{BC})$$

De esta manera obtenemos otros dos términos en la expresión a los que de nuevo podemos aplicar el teorema de DeMorgan. Estos términos son $\overline{AB}$ y $\overline{BC}$. Una última aplicación del teorema de DeMorgan nos proporciona el siguiente resultado:

$$(\overline{AB})\overline{C}+\overline{A}(\overline{BC}) = (\overline{A}+\overline{B})\overline{C}+\overline{A}(\overline{B}+\overline{C})$$

Aunque este resultado puede simplificarse aún más utilizando las leyes y reglas de Boole, los teoremas de DeMorgan ya no se pueden aplicar más.

Aplicación de los teoremas de DeMorgan

El siguiente procedimiento ilustra la aplicación de los teoremas de DeMorgan y del álgebra de Boole a la expresión:

$$\overline{\overline{A+B\overline{\overline{C}}}+D(\overline{E+\overline{\overline{F}}})}$$

Paso 1. Identificamos los términos a los que se pueden aplicar los teorema de DeMorgan y consideramos cada término como una única variable, por lo que establecemos $\overline{A+B\overline{\overline{C}}} = X$ y $D(\overline{E+\overline{\overline{F}}}) = Y$.

Paso 2. Dado que $\overline{X+Y} = \overline{X}\overline{Y}$.

$$\overline{(\overline{A+B\overline{\overline{C}}})+(\overline{D(\overline{E+\overline{\overline{F}}})})} = (\overline{\overline{A+B\overline{\overline{C}}}})(\overline{D(\overline{E+\overline{\overline{F}}})})$$

Paso 3. Utilizamos la regla 9 ($\overline{\overline{A}} = A$) para eliminar la bara doble sobre el término de la izquierda (esto no es parte del teorema de DeMorgan).

$$(\overline{\overline{A+B\overline{\overline{C}}}})(\overline{D(\overline{E+\overline{\overline{F}}})}) = (A+B\overline{C})(\overline{D(\overline{E+\overline{\overline{F}}})})$$

Paso 4. Aplicando el teorema de DeMorgan al segundo término:

$$(A+B\overline{C})(\overline{D(\overline{E+\overline{F}})}) = (A+B\overline{C})(\overline{D}+(\overline{\overline{E+\overline{F}}}))$$

Paso 5. Empleamos la regla 9 ($\overline{\overline{A}}=A$) para cancelar las barras dobles sobre la parte $E+\overline{F}$ del término.

$$(A+B\overline{C})(\overline{D}+(\overline{\overline{E+\overline{F}}})) = (A+B\overline{C})(\overline{D}+E+\overline{F})$$

Los siguientes tres ejemplos ilustrarán detalladamente cómo emplear los teoremas de DeMorgan.

EJEMPLO 4.5

Aplicar los teoremas de DeMorgan a cada una de las siguientes expresiones:

(a) $\overline{(A+B+C)D}$ **(b)** $\overline{ABC+DEF}$ **(c)** $\overline{A\overline{B}+\overline{C}D+EF}$

Solución **(a)** Sea $A+B+C=X$ y $D=Y$. La expresión $\overline{(A+B+C)D}$ es de la forma $\overline{XY}=\overline{X}+\overline{Y}$ y se puede escribir como sigue:

$$\overline{(A+B+C)D}=\overline{A+B+C}+\overline{D}$$

A continuación, aplicamos el teorema de DeMorgan al término $\overline{A+B+C}$

$$\overline{A+B+C}+\overline{D}=\overline{A}\,\overline{B}\,\overline{C}+\overline{D}$$

(b) Sea $ABC=X$ y $DEF=Y$. La expresión $\overline{ABC+DEF}$ es de la forma $\overline{X+Y}=\overline{X}\,\overline{Y}$ y podemos reescribirla de la forma:

$$\overline{ABC+DEF}=(\overline{ABC})(\overline{DEF})$$

A continuación, aplicamos el teorema de DeMorgan a cada uno de los términos $\overline{ABC}$ y $\overline{DEF}$.

$$(\overline{ABC})(\overline{DEF})=(\overline{A}+\overline{B}+\overline{C})(\overline{D}+\overline{E}+\overline{F})$$

(c) Sean $A\overline{B}=X, \overline{C}D=Y$ y $EF=Z$. La expresión $\overline{A\overline{B}+\overline{C}D+EF}$ es de la forma $\overline{X+Y+Z}=\overline{X}\,\overline{Y}\,\overline{Z}$ y se puede reescribir como:

$$\overline{A\overline{B}+\overline{C}D+EF}=(\overline{A\overline{B}})(\overline{\overline{C}D})(\overline{EF})$$

A continuación, aplicamos el teorema de DeMorgan a cada uno de los términos $\overline{A\overline{B}}$, $\overline{\overline{C}D}$ y $\overline{EF}$.

$$(\overline{A\overline{B}})(\overline{\overline{C}D})(\overline{EF})=(\overline{A}+B)(C+\overline{D})(\overline{E}+\overline{F})$$

Problema relacionado Aplicar los teoremas de DeMorgan a la expresión $\overline{\overline{ABC}+D+E}$.

EJEMPLO 4.6

Aplicar los teoremas de DeMorgan a cada una de las siguientes expresiones:

(a) $\overline{(\overline{A+B})+\overline{C}}$ **(b)** $\overline{(\overline{A}+B)+CD}$ **(c)** $\overline{(A+B)\overline{C}\overline{D}+E+\overline{F}}$

Solución

(a) $\overline{(\overline{A+B})+\overline{C}} = (\overline{\overline{A+B}})\overline{\overline{C}} = (A+B)C$

(b) $\overline{(\overline{A}+B)+CD} = (\overline{\overline{A}+B})\overline{CD} = (\overline{\overline{A}}\overline{B})(\overline{C}+\overline{D}) = A\overline{B}(\overline{C}+\overline{D})$

(c) $\overline{(A+B)\overline{C}\overline{D}+E+\overline{F}} = ((\overline{(A+B)\overline{C}\overline{D}})(\overline{E+\overline{F}}) = (\overline{A}\overline{B}+C+D)\overline{E}F$

Problema relacionado Aplicar los teoremas de DeMorgan a la expresión $\overline{\overline{A}B(C+\overline{D})+E}$.

EJEMPLO 4.7

La expresión booleana de una puerta OR-exclusiva es $A\overline{B}+\overline{A}B$. Tomando esto como punto de partida, desarrollar una expresión para una puerta NOR-exclusiva, utilizando los teoremas de DeMorgan y aquellas leyes o reglas que puedan aplicarse.

Solución En primer lugar se complementa la expresión OR-exclusiva y luego se aplican los teorema de DeMorgan del siguiente modo:

$$\overline{A\overline{B}+\overline{A}B} = (\overline{A\overline{B}})(\overline{\overline{A}B}) = (\overline{A}+\overline{\overline{B}})(\overline{\overline{A}}+\overline{B}) = (\overline{A}+B)(A+\overline{B})$$

A continuación se aplica la ley distributiva y la regla 8 $(A \cdot \overline{A} = 0)$.

$$(\overline{A}+B)(A+\overline{B}) = \overline{A}A+\overline{A}\overline{B}+AB+B\overline{B} = \overline{A}\overline{B}+AB$$

La expresión resultante para una puerta XNOR es $\overline{A}\overline{B}+AB$. Observe que esta expresión es igual a 1 siempre que ambas variables sean 0 o 1.

Problema relacionado A partir de la expresión para una puerta NAND de 4 entradas, utilizar los teoremas de DeMorgan para desarrollar una expresión para una puerta negativa-OR de 4 entradas.

REVISIÓN DE LA SECCIÓN 4.3

1. Aplicar los teoremas de DeMorgan a las siguientes expresiones:

(a) $\overline{ABC}+(\overline{\overline{D}+E})$ **(b)** $\overline{(A+B)C}$ **(c)** $\overline{A+B+C}+\overline{\overline{D}E}$

4.4 ANÁLISIS BOOLEANO DE LOS CIRCUITOS LÓGICOS

El álgebra de Boole proporciona una manera concisa de expresar el funcionamiento de un circuito lógico formado por una combinación de puertas lógicas, de tal forma que la salida puede determinarse por la combinación de los valores de entrada.

Al finalizar esta sección, el lector deberá ser capaz de:

■ Determinar las expresiones booleanas de una combinación de puertas. ■ Evaluar el funcionamiento lógico de un circuito a partir de su expresión booleana. ■ Construir una tabla de verdad.

Expresión booleana de un circuito lógico

▲ *Un circuito lógico se puede describir mediante una ecuación booleana.*

Para obtener la expresión booleana de un determinado circuito lógico, la manera de proceder consiste en comenzar con las entradas situadas más a la izquierda e ir avanzando hasta las líneas de salida, escribiendo la expresión para cada puerta. Para el circuito ejemplo de la Figura 4.16, su expresión booleana se determina de la siguiente manera:

1. La expresión de la puerta AND situada más a la izquierda cuyas entradas son C y D es CD.
2. La salida de la puerta AND situada más a la izquierda es una de las entradas de la puerta OR y B es su otra entrada. Por tanto, la expresión para la puerta OR es $B+CD$.
3. La salida de la puerta OR es una de las entradas de la puerta AND situada más a la derecha, siendo A su otra entrada. Por tanto, la expresión de esta puerta AND será $A(B+CD)$, que es la expresión final de salida del circuito completo.

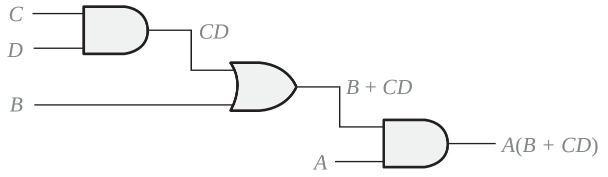


FIGURA 4.16 Circuito lógico que muestra el desarrollo de la expresión booleana para la salida.

Construcción de una tabla de verdad para un circuito lógico

▲ *Un circuito lógico puede describirse mediante una tabla de verdad.*

Una vez que se ha determinado la expresión booleana de un circuito dado, puede desarrollarse una tabla de verdad que represente la salida del circuito lógico para todos los valores posibles de las variables de entrada. El procedimiento requiere que se evalúe la expresión booleana para todas las posibles combinaciones de valores de las variables de entrada. En el caso del circuito de la Figura 4.16, existen cuatro variables de entrada (A, B, C y D) y, por tanto, hay dieciséis ($2^4 = 16$) posibles combinaciones de valores.

Evaluación de la expresión. Para evaluar la expresión $A(B + CD)$, en primer lugar hallamos los valores de las variables que hacen que la expresión sea igual a 1, utilizando las reglas de la suma y la multiplicación booleanas. En este caso, la expresión es igual a 1 sólo si $A = 1$ y $B + CD = 1$, ya que:

$$A(B + CD) = 1 \cdot 1 = 1$$

Ahora hay que determinar cuándo el término $B + CD$ es igual a 1. El término $B + CD = 1$ si $B = 1$ o $C = 1$ o si ambas variables son igual a 1, ya que:

$$B + CD = 1 + 0 = 1$$

$$B + CD = 0 + 1 = 1$$

$$B + CD = 1 + 1 = 1$$

El término $CD = 1$ sólo si $C = 1$ y $D = 1$.

Resumiendo, la expresión $A\,(B + CD) = 1$ cuando $A = 1$ y $B = 1$, independientemente de los valores de C y D, o cuando $A = 1$ y $C = 1$ o cuando $A = 1$ y $C = 1$ y $D = 1$, independientemente del valor de B. La expresión $A\,(B + CD) = 0$ para todas las restantes combinaciones de valores de las variables.

***Representación de los resultados en una tabla de verdad*.** El primer paso consiste en enumerar las dieciséis combinaciones de unos y ceros de las variables de entrada en una secuencia binaria, como muestra la Tabla 4.5. A continuación, se pone un 1 en la columna de salida para las combinaciones de variables de entrada que se han determinado en la evaluación de la expresión. Finalmente, se escribe un 0 en la columna de salida para el resto de las combinaciones de las variables de entrada. Estos resultados se muestran en la Tabla 4.5.

Entradas				**Salida**
A	B	C	D	$A(B + CD)$
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	0
0	1	0	1	0
0	1	1	0	0
0	1	1	1	0
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	1	0	0	1
1	1	0	1	1
1	1	1	0	1
1	1	1	1	1

TABLA 4.5 Tabla de verdad del circuito lógico de la Figura 4.16.

REVISIÓN DE LA SECCIÓN 4.4

1. Reemplazar las puertas AND por puertas OR y la puerta OR por una puerta AND en la Figura 4.16, y determinar la expresión booleana de salida.
2. Elaborar la tabla de verdad del circuito de la cuestión 1.

4.5 SIMPLIFICACIÓN MEDIANTE EL ÁLGEBRA DE BOOLE

Muchas veces, a la hora de aplicar el álgebra booleana, hay que reducir una expresión a su forma más simple o cambiarla a una forma más conveniente para conseguir una implementación más eficiente. El método que se va a tratar en esta sección utiliza las reglas, leyes y teoremas del álgebra de Boole para manipular y simplificar una expresión. Este método requiere un profundo conocimiento del álgebra booleana y una considerable experiencia en su aplicación, por no mencionar también un poquito de ingenio y destreza.

Al finalizar esta sección, el lector deberá ser capaz de:

■ Aplicar las leyes, reglas y teoremas del álgebra de Boole para simplificar cualquier expresión.

Una expresión booleana simplificada emplea el menor número posible de puertas en la implementación de una determinada expresión. Los Ejemplos 4.8 hasta 4.11 ilustran la simplificación booleana.

EJEMPLO 4.8

Simplificar la siguiente expresión utilizando técnicas del álgebra de Boole:

$$AB + A(B + C) + B(B + C)$$

Solución El método que se sigue no es necesariamente el único método posible.

Paso 1. Aplicar la ley distributiva al segundo y tercer término del siguiente modo:

$$AB + AB + AC + BB + BC$$

Paso 2. Aplicar la regla 7 ($BB = B$) al cuarto término.

$$AB + AB + AC + B + BC$$

Paso 3. Aplicar la regla 5 ($AB + AB = AB$) a los dos primeros términos.

$$AB + AC + B + BC$$

Paso 4. Aplicar la regla 10 ($B + BC = B$) a los dos últimos términos.

$$AB + AC + B$$

Paso 5. Aplicar la regla 10 ($AB + B = B$) al primero y tercer término.

$$B + AC$$

En este punto, la expresión ya no puede seguir simplificándose. Según vaya adquiriendo experiencia en la aplicación del álgebra de Boole, podrá combinar muchos de los pasos individuales.

Problema relacionado Simplificar la expresión booleana $A\overline{B} + A(\overline{B+C}) + B(\overline{B+C})$.

▲ *La simplificación consiste en implementar una función con el menor número de puertas posible.*

La Figura 4.17 muestra cómo el proceso de simplificación del Ejemplo 4.8 ha reducido significativamente el número de puertas lógicas necesarias para implementar la expresión. En la parte (a) se puede ver que son necesarias cinco puertas para implementar dicha expresión en su forma original, mientras que sólo se requieren dos para hacerlo una vez simplificada, como se muestra en la parte (b). Es importante resaltar que estos dos circuitos de puertas son equivalentes, es decir, para cualquier combinación de valores en las entradas A, B y C, obtenemos siempre la misma salida en ambos circuitos.

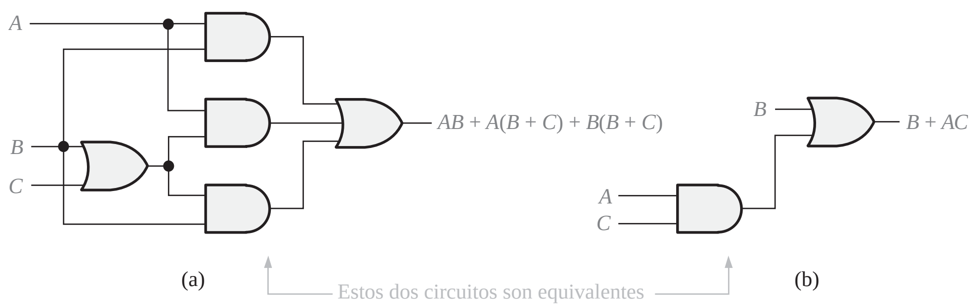


FIGURA 4.17 Circuitos de puertas para el Ejemplo 4.8.

EJEMPLO 4.9

Simplificar la siguiente expresión booleana:

$$[A\bar{B}(C + BD) + \bar{A}\bar{B}]C$$

Tenga en cuenta que los corchetes y paréntesis significan lo mismo: el término en su interior se multiplica (AND) por el término exterior.

Solución

Paso 1. Aplicar la ley distributiva a los términos entre corchetes.

$$(A\bar{B}C + A\bar{B}BD + \bar{A}\bar{B})C$$

Paso 2. Aplicar la regla 8 ($\bar{B}B = 0$) al segundo término entre paréntesis.

$$(A\bar{B}C + A \cdot 0 \cdot D + \bar{A}\bar{B})C$$

Paso 3. Aplicar la regla 3 ($A \cdot 0 \cdot D = 0$) al segundo término contenido dentro de los paréntesis.

$$(A\bar{B}C + 0 + \bar{A}\bar{B})C$$

Paso 4. Aplicar la regla 1 (quitar el 0) dentro del paréntesis

$$(A\bar{B}C + \bar{A}\bar{B})C$$

Paso 5. Aplicar la ley distributiva.

$$A\bar{B}CC + \bar{A}\bar{B}C$$

Paso 6. Aplicar la regla 7 ($CC = C$) al primer término.

$$A\bar{B}C + \bar{A}\bar{B}C$$

Paso 7. Sacar $\bar{B}C$ factor común.

$$\bar{B}C(A + \bar{A})$$

Paso 8. Aplicar la regla 6 $(A + \bar{A} = 1)$.

$$\bar{B}C \cdot 1$$

Paso 9. Aplicar la regla 4 (quitar el 1).

$$\bar{B}C$$

Problema relacionado Simplificar la expresión booleana $[AB(C + \overline{BD}) + \overline{AB}]CD$.

EJEMPLO 4.10

Simplificar la siguiente expresión booleana:

$$\bar{A}BC + A\bar{B}\bar{C} + \bar{A}\bar{B}\bar{C} + A\bar{B}C + ABC$$

Solución

Paso 1. Sacar factor común BC del primer y último término.

$$BC(\overline{A}+A)+A\overline{B}\overline{C}+\overline{A}\overline{B}\overline{C}+A\overline{B}C$$

Paso 2. Aplicar la regla 6 $(A+\overline{A}=1)$ al término entre paréntesis y sacar factor común $A\overline{B}$ del segundo y último término.

$$BC\cdot 1+A\overline{B}(\overline{C}+C)+\overline{A}\overline{B}\overline{C}$$

Paso 3. Aplicar la regla número 4 (quitar el 1) al primer término y la regla 6 $(\overline{C}+C=1)$ al término entre paréntesis.

$$BC+A\overline{B}\cdot 1+\overline{A}\overline{B}\overline{C}$$

Paso 4. Aplicar la regla 4 (quitar el 1) al segundo término.

$$BC+A\overline{B}+\overline{A}\overline{B}\overline{C}$$

Paso 5. Sacar $\overline{B}$ factor común al segundo y tercer término.

$$BC+\overline{B}(A+\overline{A}\overline{C})$$

Paso 6. Aplicar la regla 11 $(A+\overline{A}\overline{C}=A+\overline{C})$ al término entre paréntesis.

$$BC+\overline{B}(A+\overline{C})$$

Paso 7. Utilizar las leyes distributiva y conmutativa para obtener la siguiente expresión.

$$BC+A\overline{B}+\overline{B}\overline{C}$$

Problema relacionado Simplificar la expresión booleana $AB\overline{C}+\overline{A}\overline{B}C+\overline{A}BC+\overline{A}\overline{B}\overline{C}$.

EJEMPLO 4.11

Simplificar la siguiente expresión booleana:

$$\overline{AB+AC}+\overline{A}\overline{B}C$$

Solución

Paso 1. Aplicar el teorema de DeMorgan al primer término.

$$(\overline{AB})(\overline{AC})+\overline{A}\overline{B}C$$

Paso 2. Aplicar el teorema de DeMorgan a cada uno de los términos entre paréntesis.

$$(\overline{A}+\overline{B})(\overline{A}+\overline{C})+\overline{A}\overline{B}C$$

Paso 3. Aplicar la ley distributiva a los dos términos entre paréntesis.

$$\overline{A}\overline{A}+\overline{A}\overline{C}+\overline{A}\overline{B}+\overline{B}\overline{C}+\overline{A}\overline{B}C$$

Paso 4. Aplicar la regla número 7 $(\overline{A}\overline{A}=\overline{A})$ al primer término y la regla 10 $[\overline{A}\overline{B}+\overline{A}\overline{B}C=\overline{A}\overline{B}(1+C)=\overline{A}\overline{B}]$ a los términos tercero y último.

$$\overline{A}+\overline{A}\overline{C}+\overline{A}\overline{B}+\overline{B}\overline{C}$$

Paso 5. Aplicar la regla 10, $\overline{A}+\overline{A}\overline{C}=\overline{A}(1+\overline{C})=\overline{A}$, a los términos primero y segundo.

$$\overline{A}+\overline{A}\overline{B}+\overline{B}\overline{C}$$

Paso 6. Aplicar la regla 10 $[\overline{A}+\overline{A}\overline{B}=\overline{A}(1+\overline{B})=\overline{A}]$ a los términos primero y segundo.

$$\overline{A}+\overline{B}\overline{C}$$

Problema relacionado Simplificar la expresión booleana $\overline{AB}+\overline{AC}+\overline{A}\overline{B}\overline{C}$.

REVISIÓN DE LA SECCIÓN 4.5

1. Simplificar, si es posible, las siguientes expresiones booleanas:
   (a) $A+AB+A\overline{B}C$ **(b)** $(\overline{A}+B)C+ABC$ **(c)** $A\overline{B}C(BD+CDE)+A\overline{C}$
2. Implementar con las puertas lógicas apropiadas cada expresión de la cuestión anterior. Después, implementar la expresión simplificada y comparar el número de puertas empleado en cada caso.

4.6 FORMAS ESTÁNDAR DE LAS EXPRESIONES BOOLEANAS

Todas las expresiones booleanas, independientemente de su forma, pueden convertirse en cualquiera de las dos formas estándar: suma de productos o producto de sumas. La estandarización posibilita que la evaluación, simplificación e implementación de las expresiones booleanas sea mucho más sistemática y sencilla.

Al finalizar esta sección, el lector deberá ser capaz de:

■ Identificar una expresión en forma de suma de productos. ■ Determinar el dominio de una expresión booleana. ■ Convertir cualquier suma de productos a su forma estándar. ■ Evaluar una expresión en forma de suma de productos según los valores binarios. ■ Identificar una expresión en forma de producto de sumas. ■ Convertir cualquier producto de sumas a su forma estándar. ■ Evaluar una expresión en forma de producto de sumas según los valores binarios. ■ Convertir expresiones de una a otra forma estándar.

Suma de productos

▲ *Una suma de productos puede implementarse con una puerta OR y dos o más puertas AND.*

En la Sección 4.1, se ha definido el término producto como un término que es el producto (multiplicación booleana) de literales (variables o sus complementos). Cuando dos o más productos se suman mediante la adición booleana, la expresión resultante se denomina ***suma de productos*** (SOP, *Sum Of Products*). Algunos ejemplos son:

$$AB+ABC$$
$$ABC+CDE+\overline{B}C\overline{D}$$
$$\overline{A}B+\overline{A}B\overline{C}+AC$$

Una suma de productos puede contener también términos de una única variable como en $A+\overline{A}\overline{B}C+BC\overline{D}$. Si volvemos a los ejemplos de simplificación de la sección anterior, puede observarse que cada término de la expresión resultante era o un producto aislado o una suma de productos. En una expresión con formato de suma de productos, una barra no puede extenderse sobre más de una variable; sin embargo, más de una variable puede tener una barra encima. Por ejemplo, una suma de productos puede contener el término $\overline{A}\,\overline{B}\,\overline{C}$ pero no el término $\overline{ABC}$.

Dominio de una expresión booleana. El **dominio** de una expresión booleana es el conjunto de variables contenido en la expresión bien en su forma complementada o no complementada. Por ejemplo, el dominio de la expresión $\overline{A}B + A\overline{B}C$ es el conjunto de variables A, B, C y el dominio de la expresión $AB\overline{C} + C\overline{D}E + \overline{B}C\overline{D}$ es el conjunto de variables A, B, C, D, E.

Implementación AND/OR de una suma de productos. La implementación de una suma de productos simplemente requiere aplicar la operación OR a las salidas de dos o más puertas AND. Una operación AND da lugar a un producto, y la adición de dos o más productos se realiza mediante puertas OR. Por tanto, una expresión suma de productos puede implementarse mediante un circuito lógico AND-OR en el que las salidas de las puertas AND, cuyo número es igual al de productos que contenga la expresión, son las entradas de una puerta OR, como se muestra en la Figura 4.18 para la expresión $AB + BCD + AC$. La salida X de la puerta OR es igual a la suma de productos.

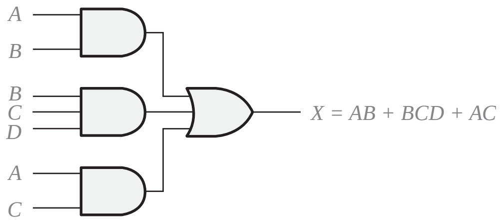


FIGURA 4.18 Implementación de la suma de productos $AB + BCD + AC$.

Implementación NAND/NAND de una suma de productos. Se pueden emplear puertas NAND para implementar una expresión suma de productos. Utilizando sólo puertas NAND se puede obtener una función AND/OR, como se ilustra en la Figura 4.19. El primer nivel de puertas NAND alimenta las entradas de una puerta NAND que actúa como una puerta negativa-OR. Las inversiones de la puerta NAND y las puertas negativa-OR se cancelan y dan como resultado un circuito AND/OR.

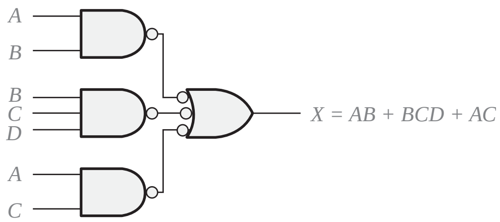


FIGURA 4.19 Esta implementación NAND/NAND es equivalente a la implementación AND/OR de la Figura 4.18.

Conversión de una expresión general a formato suma de productos

Cualquier expresión lógica puede ser transformada a una expresión suma de productos aplicando el álgebra de Boole. Por ejemplo, la expresión $A(B+CD)$ puede convertirse en una suma de productos aplicando la ley distributiva:

$$A\,(B + CD) = AB + ACD$$

EJEMPLO 4.12

Convertir cada una de las siguientes expersiones booleanas a su forma suma de productos:

(a) $AB + B(CD + EF)$ **(b)** $(A + B)(B + C + D)$ **(c)** $\overline{(\overline{A+B})+C}$

Solución

(a) $AB + B(CD + EF) = AB + BCD + BEF$

(b) $(A + B)(B + C + D) = AB + AC + AD + BB + BC + BD$

(c) $\overline{(\overline{A+B})+C} = (\overline{\overline{A+B}})\overline{C} = (A+B)\overline{C} = A\overline{C} + B\overline{C}$

Problema relacionado Convertir $\overline{A}B\overline{C} + (A+\overline{B})(B+\overline{C}+A\overline{B})$ a la forma suma de productos.

Forma estándar de la suma de productos

Hasta ahora, hemos estado viendo sumas de productos en las que algunos de los términos no contenían todas las variables del dominio de la expresión. Por ejemplo, la expresión $\overline{A}B\overline{C} + A\overline{B}D + \overline{A}B\overline{C}D$ tiene un dominio formado por las variables A, B, C y D. Sin embargo, el conjunto completo de variables del dominio no está representado en los dos primeros términos de la expresión; es decir, faltan D o $\overline{D}$ en el primer término y C o $\overline{C}$ en el segundo.

Una *suma de productos estándar* es aquella en la que *todas* las variables del dominio aparecen en cada uno de los términos de la expresión. Por ejemplo, $A\overline{B}CD + \overline{A}\overline{B}C\overline{D} + AB\overline{C}\overline{D}$ es una expresión suma de productos estándar. La expresión suma de productos estándar es importante en la construcción de tablas de verdad, lo que se estudiará en la Sección 4.7 y en el método de simplificación de los mapas de Karnaugh, que se aborda en la Sección 4.8. Cualquier expresión suma de productos no estándar (que denominaremos simplemente suma de productos) puede convertirse al formato estándar utilizando el álgebra de Boole.

Conversión de una suma de productos a su forma estándar. Cada término producto de una suma de productos que no contenga todas las variables del dominio puede ampliase a su forma estándar de manera que incluya todas las variables del dominio y sus complementos. Como se muestra en los siguientes pasos, una suma de productos no estándar se convierte a su forma estándar utilizando la regla 6 $(A+\overline{A}=1)$ de la Tabla 4.1: la suma de una variable y su complemento es igual a 1.

Paso 1. Multiplicar cada término producto no estándar por un término formado por la suma de la variable que falta y su complemento. Con esto se obtienen dos términos producto. Como se sabe, se puede multiplicar por 1 cualquier expresión sin que se altere su valor.

Paso 2. Repetir el paso 1 hasta que todos los términos de la expresión contengan todas las variables o sus complementos del dominio. Al convertir cada producto a su forma estándar, el número de términos producto se duplica por cada variable que falta, como muestra el Ejemplo 4.13.

EJEMPLO 4.13

Convertir la siguiente expresión booleana al formato suma de productos estándar:

$$A\overline{B}C + \overline{A}\overline{B} + AB\overline{C}D$$

Solución El dominio de esta suma de productos es A, B, C, D. Considerando cada término por separado, se comprueba que al primer término, $A\overline{B}C$, le falta la variable D o $\overline{D}$, por lo que multiplicamos dicho término por $D+\overline{D}$ como sigue:

$$A\overline{B}C = A\overline{B}C(D+\overline{D}) = A\overline{B}CD + A\overline{B}C\overline{D}$$

En este caso se obtienen dos productos estándar.

En el segundo término $\overline{A}\overline{B}$ faltan las variables C o $\overline{C}$ y D o $\overline{D}$, por lo que lo multiplicamos por $C+\overline{C}$

$$\overline{A}\overline{B} = \overline{A}\overline{B}(C+\overline{C}) = \overline{A}\overline{B}C + \overline{A}\overline{B}\overline{C}$$

Los dos términos que hemos obtenido carecen de la variable D o $\overline{D}$, por lo que multiplicamos ambos términos por $D+\overline{D}$

$$\begin{aligned}\overline{A}\overline{B} &= \overline{A}\overline{B}C + \overline{A}\overline{B}\overline{C} = \overline{A}\overline{B}C(D+\overline{D}) + \overline{A}\overline{B}\overline{C}(D+\overline{D}) \\ &= \overline{A}\overline{B}CD + \overline{A}\overline{B}C\overline{D} + \overline{A}\overline{B}\overline{C}D + \overline{A}\overline{B}\overline{C}\overline{D}\end{aligned}$$

En este caso, el resultado con cuatro productos estándar.

El tercer término, $AB\overline{C}D$, ya está en forma estándar. La suma de productos estándar completa que obtenemos finalmente es:

$$A\overline{B}C + \overline{A}\overline{B} + AB\overline{C}D = A\overline{B}CD + A\overline{B}C\overline{D} + \overline{A}\overline{B}CD + \overline{A}\overline{B}C\overline{D} + \overline{A}\overline{B}\overline{C}D + \overline{A}\overline{B}\overline{C}\overline{D} + AB\overline{C}D$$

Problema relacionado Convertir la expresión $W\overline{X}Y + \overline{X}Y\overline{Z} + WX\overline{Y}$ a su forma de suma de productos estándar.

Representación binaria de un término producto estándar. Un término producto estándar es igual a 1 sólo para una combinación de los valores de las variables. Por ejemplo, el término producto $A\overline{B}C\overline{D}$ es igual a 1 cuando A = 1, B =0, C =1, D = 0, como se muestra a continuación y es igual a 0 para todas las restantes combinaciones de valores de las variables.

$$A\overline{B}C\overline{D} = 1\cdot\overline{0}\cdot 1\cdot\overline{0} = 1\cdot 1\cdot 1\cdot 1 = 1$$

En este caso, el término producto tiene un valor binario de 1010 (diez en decimal).

Recuerde que un término producto se implementa mediante una puerta AND cuya salida es 1 si y sólo si cada una de sus entradas está a 1. Para generar el complemento de las variables cuando es necesario se utilizan inversores.

Una expresión suma de productos es igual a 1 si y sólo si uno o más de los términos productos que forman la expresión es igual a 1.

EJEMPLO 4.14

Determinar los valores binarios para los que la siguiente suma de productos estándar sea igual a 1:

$$ABCD + A\overline{B}\overline{C}D + \overline{A}\overline{B}\overline{C}\overline{D}$$

Solución El término $ABCD$ es igual a 1 cuando A = 1, B = 1, C = 1 y D =1.

$$ABCD = 1\cdot 1\cdot 1\cdot 1 = 1$$

El término $A\overline{B}\overline{C}D$ es igual a 1 cuando A = 1, B = 0, C = 0 y D =1.

$$A\overline{B}\overline{C}D = 1 \cdot \overline{0} \cdot \overline{0} \cdot 1 = 1 \cdot 1 \cdot 1 \cdot 1 = 1$$

El término $\overline{A}\overline{B}\overline{C}\overline{D}$ es igual a 1 cuando $A = 0$, $B = 0$, $C = 0$ y $D = 0$.

$$\overline{A}\overline{B}\overline{C}\overline{D} = \overline{0} \cdot \overline{0} \cdot \overline{0} \cdot \overline{0} = 1 \cdot 1 \cdot 1 \cdot 1 = 1$$

La suma de productos es igual a 1 sólo cuando cualquiera de los tres términos o todos son igual a 1.

Problema relacionado Determinar los valores binarios para los que la siguiente expresión suma de productos es igual a 1:

$$\overline{X}YZ + X\overline{Y}Z + XY\overline{Z} + \overline{X}Y\overline{Z} + XYZ$$

¿Es una suma de productos estándar?

Producto de sumas

En la Sección 4.1 se ha definido el término suma como un término formado por la suma (adición booleana) de literales (variables o sus complementos). Cuando dos o más términos suma se multiplican, la expresión resultante es un ***producto de sumas*** (POS, *Product Of Sums*). Algunos ejemplos son:

$$(\overline{A} + B)(A + \overline{B} + C)$$

$$(\overline{A} + \overline{B} + \overline{C})(C + \overline{D} + E)(\overline{B} + C + D)$$

$$(A + B)(A + \overline{B} + C)(\overline{A} + C)$$

Un producto de sumas puede contener términos con una única variable como en $\overline{A}(A + \overline{B} + C)(\overline{B} + \overline{C} + D)$. En una expresión producto de sumas, una barra no puede extenderse nunca sobre más de una variable, aunque más de una variable puede tener una barra encima. Por ejemplo, un producto de sumas puede contener el término $\overline{A} + \overline{B} + \overline{C}$ pero no el $\overline{A + B + C}$.

Implementación de un producto de sumas. La implementación de un producto de sumas requiere simplemente la aplicación de la operación AND a las salidas de dos o más puertas OR. Un sumando se origina mediante la operación OR y el producto de varios términos suma se realiza por medio de la operación AND. Por tanto, un producto de sumas puede implementarse a partir de puertas lógicas OR (cuyo número será igual al de sumandos de la expresión) cuyas salidas se conectan a las entradas de una puerta AND, como muestra la Figura 4.20 para la expresión $(A + B)(B + C + D)(A + C)$. La salida X de la puerta AND es igual al producto de sumas.

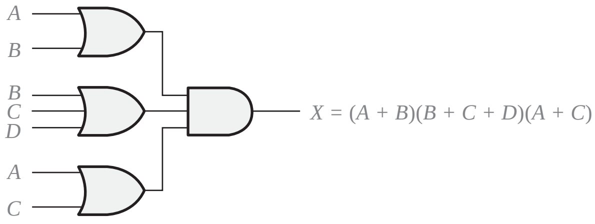


FIGURA 4.20 Implementación del producto de sumas $(A + B)(B + C + D)(A + C)$.

Forma estándar del producto de sumas

Hasta ahora, se han tratado expresiones producto de sumas en las que algunos de los términos no contenían todas las variables del dominio de la expresión. Por ejemplo, la expresión:

$$(A+\overline{B}+C)(A+B+\overline{D})(A+\overline{B}+\overline{C}+D)$$

tiene un dominio formado por las variables A, B, C y D. Observe que el conjunto completo de variables del dominio no está representado en los dos primeros términos de la expresión; es decir, faltan D o $\overline{D}$ en el primer término y C o $\overline{C}$ en el segundo término.

Un producto de sumas estándar es aquel en el que *todas* las variables del dominio o sus complementos aparecen en cada uno de los términos de la expresión. Por ejemplo,

$$(\overline{A}+\overline{B}+\overline{C}+\overline{D})(A+\overline{B}+C+D)(A+B+\overline{C}+D)$$

es un producto de sumas estándar. Cualquier producto de sumas no estándar (que denominaremos simplemente producto de sumas) puede convertirse a su forma estándar mediante el álgebra de Boole.

Conversión de un producto de sumas a su forma estándar. Cada término suma de una expresión producto de sumas que no contenga todas las variables del dominio puede extenderse para obtener su formato estándar incluyendo todas las variables del dominio y sus complementos. Como se establece en los pasos siguientes, un producto de sumas no estándar se convierte a su formato estándar utilizando la regla booleana número 8 $(A\cdot\overline{A}=0)$ de la Tabla 4.1 que establece que una variable multiplicada por su complemento es igual a 0.

Paso 1. Añadir a cada término suma no estándar un término formado por la variable que falta y su complemento. Esto da lugar a la aparición de dos términos suma. Como ya sabemos, se puede sumar 0 a cualquier cosa sin que se altere su valor.

Paso 2. Aplicar la regla 12 de la Tabla 4.1: $A+BC=(A+B)(A+C)$.

Paso 3. Repetir el paso 1 hasta que todos los términos suma resultantes contengan todas las variables del dominio en su forma complementada o no complementada.

EJEMPLO 4.15

Convertir la siguiente expresión booleana a formato producto de sumas:

$$(A+\overline{B}+C)(\overline{B}+C+\overline{D})(A+\overline{B}+\overline{C}+D)$$

Solución

El dominio de este producto de sumas es A, B, C, D. Vamos a considerar término por término. En el primero $A+\overline{B}+C$, falta la variable D o $\overline{D}$, por lo que añadimos $D\overline{D}$ y aplicamos la regla 12 del siguiente modo:

$$A+\overline{B}+C=A+\overline{B}+C+D\overline{D}=(A+\overline{B}+C+D)(A+\overline{B}+C+\overline{D})$$

En el segundo término, $\overline{B}+C+\overline{D}$ falta la variable A o $\overline{A}$**,** por lo que añadimos $A\overline{A}$ y aplicamos la regla 12 como sigue:

$$\overline{B}+C+\overline{D}=\overline{B}+C+\overline{D}+A\overline{A}=(A+\overline{B}+C+\overline{D})(\overline{A}+\overline{B}+C+\overline{D})$$

El tercer término, $A+\overline{B}+\overline{C}+D$, ya está en formato estándar. El producto de sumas estándar de la expresión original es:

$$(A+\overline{B}+C)(\overline{B}+C+\overline{D})(A+\overline{B}+\overline{C}+D)=$$

$$(A+\overline{B}+C+D)(A+\overline{B}+C+\overline{D})(A+\overline{B}+C+\overline{D})(\overline{A}+\overline{B}+C+\overline{D})(A+\overline{B}+\overline{C}+D)$$

Problema relacionado Convertir la expresión $(A+\overline{B})(B+C)$ a su forma producto de sumas estándar.

Representación binaria de un término suma estándar. Un término suma estándar es igual a 0 sólo para una combinación de los valores de las variables. Por ejemplo, el término suma $A+\overline{B}+C+\overline{D}$ es igual a 1 cuando $A = 0$, $B = 1$, $C = 0$ y $D = 1$, como se muestra a continuación y es igual a 1 para todas las restantes combinaciones de valores de las variables.

$$A+\overline{B}+C+\overline{D}=0+\overline{1}+0+\overline{1}=0+0+0+0=0$$

En este caso, el término suma tiene un valor binario de 0101 (cinco en decimal). Recuerde que un término suma se implementa mediante una puerta OR cuya salida es 0 sólo si cada una de sus entradas está a 0. Para generar el complemento de las variables cuando es necesario se utilizan inversores.

Una expresión producto de sumas es igual a 0 si y sólo si uno o más de los términos suma que forman la expresión es igual a 0.

EJEMPLO 4.16

Determinar los valores binarios de las variables para los que la expresión producto de sumas estándar siguiente es igual a 0:

$$(A+B+C+D)(A+\overline{B}+\overline{C}+D)(\overline{A}+\overline{B}+\overline{C}+\overline{D})$$

Solución El término $A + B + C + D$ es igual a 0 cuando $A = 0$, $B = 0$, $C = 0$ y $D = 0$.

$$A + B + C + D = 0 + 0 + 0 + 0 = 0$$

El término $A+\overline{B}+\overline{C}+D$ es igual a 0 cuando $A = 0$, $B = 1$, $C = 1$ y $D = 0$:

$$A+\overline{B}+\overline{C}+D=0+\overline{1}+\overline{1}+0=0+0+0+0=0$$

El término $\overline{A}+\overline{B}+\overline{C}+\overline{D}$ es igual a 0 cuando $A = 1$, $B = 1$, $C = 1$ y $D = 1$.

$$\overline{A}+\overline{B}+\overline{C}+\overline{D}=\overline{1}+\overline{1}+\overline{1}+\overline{1}=0+0+0+0=0$$

La expresión producto de sumas es igual a 0 cuando cualquiera de los tres términos suma es igual a 0.

Problema relacionado Determinar los valores binarios para los que la siguiente expresión producto de sumas es igual a 0:

$$(X+\overline{Y}+Z)(\overline{X}+Y+Z)(X+Y+\overline{Z})(\overline{X}+\overline{Y}+\overline{Z})(X+\overline{Y}+\overline{Z})$$

¿Es un producto de sumas estándar?

Conversión de una suma de productos estándar en un producto de sumas estándar

Los valores binarios de los términos producto en una suma de productos estándar dada no aparecen en su producto de sumas estándar equivalente. Asimismo, los valores binarios que no están representados en una suma de productos sí aparecen en el producto de sumas equivalente. Por tanto, para pasar de la suma de productos estándar al producto de sumas estándar hay que realizar los siguientes pasos:

Paso 1. Evaluar cada término producto de la expresión suma de productos. Es decir, determinar los números binarios que representan estos términos.

Paso 2. Determinar todos los números binarios no incluidos al realizar la evaluación del paso 1.

Paso 3. Escribir los términos suma equivalente para cada valor binario del paso 2 y expresarlos en forma producto de sumas.

Utilizando un procedimiento similar, se puede pasar de un producto de sumas a una suma de productos.

EJEMPLO 4.17

Convertir la siguiente suma de productos en su expresión equivalente como producto de sumas:

$$\overline{A}\overline{B}\overline{C}+\overline{A}B\overline{C}+\overline{A}BC+A\overline{B}C+ABC$$

Solución El resultado de la evaluación es la siguiente

$$000 + 010 + 011 + 101 + 111$$

Puesto que son tres las variables que conforman el dominio de esta expresión, existe un total de ocho (2^3) posibles combinaciones. La suma de productos contiene cinco de estas combinaciones, luego la expresión producto de sumas debe contener las otras tres que son 001, 100 y 110. Recuerde que estos son los valores binarios que hacen que cada término suma sea igual a cero. La expresión producto de sumas equivalente es la siguiente:

$$(A+B+\overline{C})(\overline{A}+B+C)(\overline{A}+\overline{B}+C)$$

Problema relacionado Sustituyendo los valores binarios en cada término, verificar que las expresiones suma de productos y producto de sumas de este ejemplo son equivalentes.

REVISIÓN DE LA SECCIÓN 4.6

1. Determinar si cada una de las expresiones siguientes es una suma de productos o un producto de sumas. Indicar si se trata de una forma estándar.

(a) $AB+\overline{A}BD+\overline{A}C\overline{D}$

(b) $(A+\overline{B}+C)(A+B+\overline{C})$

(c) $\overline{A}BC+AB\overline{C}$

(d) $A(A+\overline{C})(A+B)$

2. Convertir las sumas de productos de la cuestión 1 a la forma estándar.

3. Convertir los productos de sumas de la cuestión 1 a la forma estándar

4.7 EXPRESIONES BOOLEANAS Y TABLAS DE VERDAD

Todas las expresiones booleanas pueden convertirse fácilmente en tablas de verdad utilizando los valores binarios de cada término de la expresión. La tabla de verdad es una forma muy común, en un formato muy conciso, de expresar el funcionamiento lógico de un circuito. Además, las expresiones suma de productos y producto de sumas pueden determinarse mediante las tablas de verdad. Las tablas de verdad pueden encontrarse en las hojas de especificaciones y en otros textos relativos al funcionamiento de los circuitos y sistemas digitales.

Al finalizar esta sección, el lector deberá ser capaz de:

■ Pasar una expresión suma de productos estándar a su tabla de verdad. ■ Pasar un producto de sumas estándar a su tabla de verdad. ■ Obtener una expresión estándar a partir de su tabla de verdad. ■ Interpretar correctamente los datos de una tabla de verdad.

Conversión de una suma de productos a tabla de verdad

Como se ha establecido en la Sección 4.6, una suma de productos es igual a 1 sólo si y sólo si al menos uno de los productos es igual a 1. Una tabla de verdad es sencillamente la lista de las posibles combinaciones de valores de las variables de entrada y sus correspondientes valores de salida (1 o 0). Para una expresión cuyo dominio es de dos variables, existen cuatro combinaciones distintas de estas variables ($2^2 = 4$). Para una expresión cuyo dominio tiene tres variables, existen ocho ($2^3 = 8$) combinaciones posibles de dichas variables. Para una expresión con un dominio de cuatro variables, existen dieciséis combinaciones diferentes de dichas variables ($2^4 = 16$), etc.

El primer paso para construir una tabla de verdad consiste en enumerar todas las posibles combinaciones de los valores de las variables de la expresión. A continuación, hay que pasar la suma de productos a su formato estándar, si no lo está ya. Por último, se escribe un 1 en la columna de salida (X) para cada valor binario que hace que la suma de productos estándar sea 1, y se escribe un 0 para los restantes valores. Este procedimiento se ilustra en el Ejemplo 4.18.

EJEMPLO 4.18

Desarrollar una tabla de verdad para la expresión suma de productos estándar $\overline{A}\overline{B}C + A\overline{B}\overline{C} + ABC$.

Solución Existen tres variables en el dominio, por lo que hay ocho posibles combinaciones de valores binarios de las variables, como se muestra en las tres columnas

	Entradas		Salida	
A	***B***	***C***	***X***	**Término producto**
0	0	0	0	
0	0	1	1	$\overline{A}\overline{B}C$
0	1	0	0	
0	1	1	0	
1	0	0	1	$A\overline{B}\overline{C}$
1	0	1	0	
1	1	0	0	
1	1	1	1	ABC

TABLA 4.6

de la izquierda de la Tabla 4.6. Los valores binarios que hacen que los términos producto de la expresión sean igual a 1 son $\overline{A}\overline{B}C : 001$; $A\overline{B}\overline{C} : 100$ y ABC: 111. Para cada uno de estos valores binarios, se escribe un 1 en la columna de salida, como se indica en la tabla. Para cada una de las restantes combinaciones, se escribe un 0 en la columna de salida.

Problema relacionado Crear una tabla de verdad para la expresión suma de productos estándar $\overline{A}B\overline{C} + A\overline{B}C$.

Conversión de un producto de sumas a tabla de verdad

Recuerde que un producto de sumas es igual a 0 sólo si y sólo si al menos uno de los términos suma es igual a 0. Para construir la tabla de verdad de un producto de sumas, basta con enumerar todas las posibles combinaciones de valores binarios de las variables del mismo modo que se hace para una suma de productos. A continuación, hay que pasar el producto de sumas a su formato estándar, si no lo está ya. Por último, se escribe un 0 en la columna de salida (X) para cada valor binario que hace que la suma de productos estándar sea 0, y se escribe un 1 para los restantes valores binarios. Este procedimiento se ilustra en el Ejemplo 4.19.

EJEMPLO 4.19

Desarrollar una tabla de verdad para la expresión producto de sumas estándar siguiente:

$$(A+B+C)(A+\overline{B}+C)(A+\overline{B}+\overline{C})(\overline{A}+B+\overline{C})(\overline{A}+\overline{B}+C)$$

Solución Existen tres variables en el dominio, por lo que hay ocho posibles combinaciones de valores binarios de las variables, como se muestra en las tres columnas de la izquierda de la Tabla 4.7. Los valores binarios que hacen que los términos suma de la expresión sean igual a 0 son $A + B + C$: 000; $A+\overline{B}+C : 010$; $A+\overline{B}+\overline{C} : 011$; $\overline{A}+B+\overline{C} : 101$ y $\overline{A}+\overline{B}+C : 110$. .Para cada uno de estos valores binarios, se escribe un 0 en la columna de salida, como se indica en la tabla. Para cada una de las restantes combinaciones, se escribe un 1 en la columna de salida.

Entradas			Salida	
A	***B***	***C***	***X***	**Término suma**
0	0	0	0	$(A + B + C)$
0	0	1	1	
0	1	0	0	$(A+\overline{B}+C)$
0	1	1	0	$(A+\overline{B}+\overline{C})$
1	0	0	1	
1	0	1	0	$(\overline{A}+B+\overline{C})$
1	1	0	0	$(\overline{A}+\overline{B}+C)$
1	1	1	1	

TABLA 4.7

Observe que la tabla de verdad de este ejemplo es la misma que la del Ejemplo 4.18. Esto significa que la suma de productos del ejemplo anterior y el producto de sumas de este ejemplo son equivalentes.

Problema relacionado Crear una tabla de verdad para la expresión producto de sumas estándar: $(A+\overline{B}+C)(A+B+\overline{C})(\overline{A}+\overline{B}+\overline{C})$

Determinación de las expresiones estándar a partir de una tabla de verdad

Para determinar la expresión de la suma de productos estándar representada por una tabla de verdad se enumeran todos los valores de las variables de entrada para los que la salida es 1. Cada valor binario se convierte en el correspondientes término producto, reemplazando cada 1 por la variable y cada 0 por la variable complementada. Por ejemplo, el valor binario 1010 se transforma en un término producto de la manera siguiente:

$$1010 \rightarrow A\overline{B}C\overline{D}$$

Si sustituimos podemos comprobar que el término producto es 1:

$$A\overline{B}C\overline{D} = 1\cdot\overline{0}\cdot 1\cdot\overline{0} = 1\cdot 1\cdot 1\cdot 1 = 1$$

Para determinar el producto de sumas estándar representado por una tabla de verdad se enumeran todos los valores binarios para los que la salida es 0. A continuación, se convierte cada valor binario en el correspondiente término suma, reemplazando cada 1 por la variable complementada y cada 0 por la variable. Por ejemplo, el número binario 1001 se pasa a término suma de la manera siguiente:

$$1001 \rightarrow \overline{A}+B+C+\overline{D}$$

Si sustituimos podemos comprobar que el término suma es 0:

$$\overline{A}+B+C+\overline{D} = \overline{1}+0+0+\overline{1} = 0+0+0+0 = 0$$

EJEMPLO 4.20

A partir de la tabla de verdad de la Tabla 4.8, determinar la expresión suma de productos estándar y la expresión producto de sumas estándar equivalente.

Entradas			Salida
A	***B***	***C***	***X***
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	1

TABLA 4.8

Solución En la columna de salida hay cuatro 1s y los correspondientes valores binarios son 011, 100, 110 y 111. Convertir estos valores binarios a términos producto como sigue:

$$011 \rightarrow \overline{A}BC$$
$$100 \rightarrow A\overline{B}\overline{C}$$
$$110 \rightarrow AB\overline{C}$$
$$111 \rightarrow ABC$$

La expresión suma de productos estándar resultante para la salida X es:

$$X = \overline{A}BC + A\overline{B}\overline{C} + AB\overline{C} + ABC$$

Para el producto de sumas, la salida es 0 para los valores binarios 000, 001, 010 y 101. Estos valores binarios se convierten en términos suma como sigue:

$$000 \rightarrow A+B+C$$
$$001 \rightarrow A+B+\overline{C}$$
$$010 \rightarrow A+\overline{B}+C$$
$$101 \rightarrow A+B+\overline{C}$$

La expresión producto de sumas estándar resultantes para la salida X es:

$$X = (A+B+C)(A+B+\overline{C})(A+\overline{B}+C)(A+B+\overline{C})$$

Problema relacionado Sustituyendo los valores binarios, demostrar que las expresiones suma de productos y productos de sumas obtenidas en este ejemplo son equivalentes; es decir, para cualquier número binario que se elija ambas deben ser 1 o 0, dependiendo del valor binario.

REVISIÓN DE LA SECCIÓN 4.7

1. Si una determinada expresión booleana tiene un dominio de cinco variables, ¿cuántos valores binarios tendrá su tabla de verdad?
2. En una determinada tabla de verdad, la salida es 1 para el valor binario 0110. Convertir este valor binario en el correspondiente término producto usando las variables W, X, Y y Z.
3. En una determinada tabla de verdad, la salida es 0 para el valor binario 1100. convertir este valor binario en el correspondiente término suma usando las variables W, X, Y y Z.

4.8 MAPAS DE KARNAUGH

Un mapa de Karnaugh proporciona un método sistemático de simplificación de expresiones booleanas y, si se aplica adecuadamente, genera las expresiones suma de productos y producto de sumas más simples posibles, conocidas como expresiones mínimas. Como hemos visto, la efectividad de la simplificación algebraica depende de nuestra familiaridad con las leyes, reglas y teoremas del álgebra de Boole y de nuestra habilidad para aplicarlas. Por otro lado, el mapa de Karnaugh es básicamente una “receta” para la simplificación.

Al finalizar esta sección, el lector deberá ser capaz de:

■ Construir un mapa de Karnaugh de tres o cuatro variables. ■ Determinar el valor binario de cada celda en un mapa de Karnaugh. ■ Determinar el término producto estándar representado en cada celda de un mapa de Karnaugh. ■ Explicar la adyacencia de celdas e identificar celdas adyacentes.

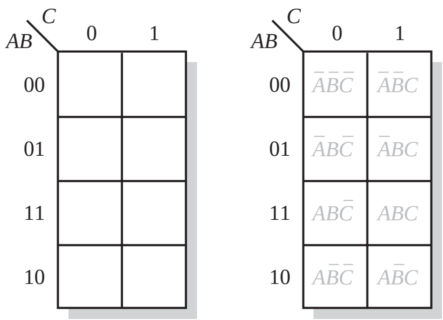
▲ *El propósito de un mapa de Karnaugh es simplificar una expresión booleana.*

Un ***mapa de Karnaugh*** es similar a una tabla de verdad, ya que muestra todos los valores posibles de las variables de entrada y la salida resultante para cada valor. En lugar de organizar en filas y columnas como una tabla de verdad, el mapa de Karnaugh es una matriz de **celdas** en la que cada celda representa un valor binario de las variables de entrada. Las celdas se organizan de manera que la simplificación de una determinada expresión consiste en agrupar adecuadamente las celdas. Los mapas de Karnaugh se pueden utilizar para expresiones de dos, tres, cuatro y cinco variables, pero nos ocuparemos únicamente de los casos de tres y cuatro variables para ilustrar los principios. La Sección 4.11 aborda el caso de cinco variables utilizando un mapa de Karnaugh de 32 celdas. Existe otro método, que queda fuera del propósito de este libro, denominado método de Quine-McClusky, que puede emplearse para un número mayor de variables.

El número de celdas de un mapa de Karnaugh es igual al número total de posibles combinaciones de las variables de entrada, al igual que el número de filas de una tabla de verdad. Para tres variables, el número de celdas necesarias es de $2^3 = 8$. Para cuatro variables, el número de celdas es de $2^4 = 16$.

Mapa de Karnaugh de tres variables

El mapa de Karnaugh de tres variables es una matriz de ocho celdas, como se muestra en la Figura 4.21(a). En este caso, *A*, *B* y *C* se emplean para denominar a las variables, aunque podían haberse usado cualesquiera otras letras. Los valores binarios de *A* y *B* se encuentran en el lado izquierdo (observe la secuencia) y los valores de *C* se colocan en la parte superior. El valor de una determinada celda es el valor binario de *A* y *B*, en la parte izquierda de la misma fila combinado con el valor de *C* en la parte superior de la misma columna. Por ejemplo, la celda de la esquina superior izquierda tiene un valor binario de 000 y la celda inferior derecha tiene un valor binario de 101. La Figura 4.21(b) muestra los términos producto estándar representados por cada celda del mapa de Karnaugh.



(a) (b)

FIGURA 4.21 Mapa de Karnaugh de tres variables que muestra los términos producto.

Mapa de Karnaugh de cuatro variables

El mapa de Karnaugh de cuatro variables es una matriz de dieciséis celdas, como se muestra en la Figura 4.22(a). Los valores binarios de *A* y *B* se encuentran en el lado izquierdo y los valores de *C* y *D* se colocan en la parte superior. El valor de una determinada celda es el valor binario de *A* y *B*, en la parte izquierda de la misma fila combinado con los valores binarios de *C* y *D* en la parte superior de la misma columna. Por ejemplo, la celda de la esquina superior derecha tiene un valor binario de 0010 y la celda inferior derecha tiene un valor binario de 1010. En la Figura 4.22(b) se indican los términos producto estándar representados por cada celda del mapa de Karnaugh de cuatro variables.

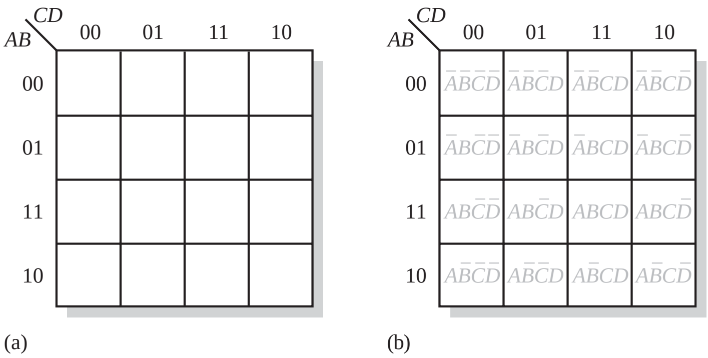


FIGURA 4.22 Mapa de Karnaugh de cuatro variables.

Adyacencia de celdas

▲ *Las celdas que sólo difieren en una variable son adyacentes.*

▲ *Las celdas con valores que difieren en más de una variable no son adyacentes.*

Las celdas de un mapa de Karnaugh se disponen de manera que sólo cambia una única variable entre celdas adyacentes. La **adyacencia** se define por un cambio de una única variable. Las celdas que difieren en una única variable son adyacentes. Por ejemplo, en el mapa de tres variables, la celda 010 es adyacente a las celdas 000, 011 y 110. La celda 010 no es adyacente a la celda 001, ni a la celda 111, ni a la celda 100 ni a la celda 101.

Físicamente, cada celda es adyacente a las celdas que están situadas inmediatas a ella por cualquiera de sus cuatro lados. Un celda no es adyacente a aquellas celdas que tocan diagonalmente alguna de sus esquinas. Además, las celdas de la fila superior son adyacentes a las de la fila inferior y las celdas de la columna izquierda son adyacentes a las situadas en la columna de la derecha. Esto se denomina adyacencia

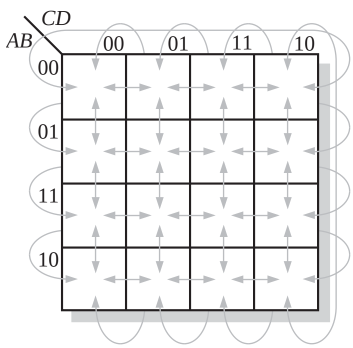


FIGURA 4.23 Celdas adyacentes en un mapa de Karnaugh son aquellas que sólo difieren en una variable. Las flechas apuntan a la celdas adyacentes.

cíclica, ya que podemos pensar que el mapa de Karnaugh se dobla de forma que se toquen los extremos superior e inferior como si fuera un cilindro o los extremos de la derecha e izquierda para formar la misma figura. La Figura 4.23 ilustra la adyacencia de celdas en un mapa de cuatro variables, aunque se aplican las mismas reglas de adyacencia a los mapas de Karnaugh con cualquier número de celdas.

REVISIÓN DE LA SECCIÓN 4.8

1. En un mapa de Karnaugh de 3 variables, ¿cuál es el valor binario de cada una de las siguientes celdas?:
   (a) esquina superior izquierda **(b)** esquina inferior derecha
   (c) esquina inferior izquierda **(d)** esquina superior derecha
2. ¿Cuál es el término producto estándar de cada celda de la cuestión 1 para las variables X, Y y Z?
3. Repetir la cuestión 1 para un mapa de 4 variables.
4. Repetir la cuestión 2 para un mapa de 4 variables utilizando las variables W, X, Y y Z.

4.9 MINIMIZACIÓN DE UNA SUMA DE PRODUCTOS MEDIANTE EL MAPA DE KARNAUGH

Como se ha establecido en la sección anterior, el mapa de Karnaugh se utiliza para reducir expresiones booleanas a su expresión mínima. Una expresión suma de productos minimizada está formada por el mínimo número de términos producto posibles con el mínimo número de variables por término. Generalmente, una expresión suma de productos minimizada puede implementarse mediante un número de puertas menor que su expresión estándar, lo cual constituye la finalidad del proceso de simplificación.

Al finalizar esta sección, el lector deberá ser capaz de:

■ Representar una expresión suma de productos en un mapa de Karnaugh. ■ Combinar los unos del mapa en grupos máximos. ■ Determinar el término producto mínimo para cada grupo del mapa. ■ Combinar los términos producto mínimo para formar una expresión suma de productos mínima. ■ Convertir una tabla de verdad en un mapa de Karnaugh para simplificar la expresión representada. ■ Utilizar las condiciones "indiferentes" en un mapa de Karnaugh.

Mapa de Karnaugh de una suma de productos estándar

Por cada término de la expresión suma de productos, se coloca un 1 en el mapa de Kanaugh en la celda correspondiente al valor del producto. Se coloca un 1 en la celda correspondiente al valor de un término producto. Por ejemplo, para el término $A\bar{B}C$, se escribiría un 1 en la celda 101 de un mapa de Karnaugh de tres variables.

Cuando una expresión suma de productos se ha reflejado por completo en el mapa de Karnaugh, en dicho mapa habrá tantos 1s como términos producto tenga la suma de productos estándar. Las celdas que no contienen un 1 son aquellas para las que la expresión es igual a 0. Normalmente, cuando se trabaja con una expresión suma de productos, los 0s no se incluyen en el mapa. Los siguientes pasos y la Figura 4.24 muestra cómo completar los mapas de Karnaugh.

Paso 1. Determinar el valor binario de cada término producto de la suma de productos estándar. Tras un poco de práctica, podrá realizar la evaluación de términos mentalmente.

Paso 2. A medida que evaluamos cada término, colocamos un 1 en el mapa de Karnaugh en la celda que tiene el mismo valor que dicho término producto.

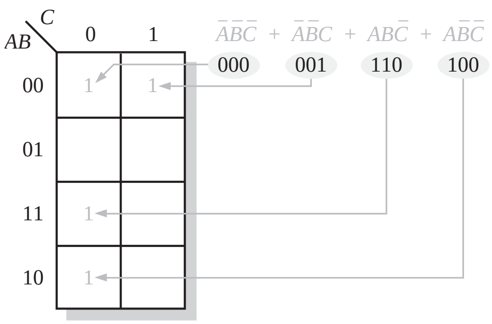


FIGURA 4.24 Ejemplo de transformación a mapa de Karnaugh de una suma de productos estándar.

EJEMPLO 4.21

Transformar la siguiente suma de productos estándar en un mapa de Karnaugh:

$$\bar{A}\bar{B}C + \bar{A}B\bar{C} + AB\bar{C} + ABC$$

Solución La expresión se evalúa como se muestra a continuación. Se escribe un 1 en el mapa de Karnaugh de 3 variables de la Figura 4.24 por cada producto estándar de la expresión.

$$\begin{array}{cccc} \bar{A}\bar{B}C + & \bar{A}B\bar{C} + & AB\bar{C} + & ABC \\ 001 & 010 & 110 & 111 \end{array}$$

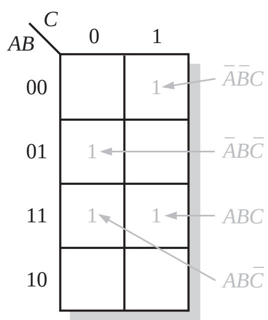


FIGURA 4.25

Problema relacionado Transformar la expresión estándar de la suma de productos $\bar{A}BC + A\bar{B}C + A\bar{B}\bar{C}$ en un mapa de Karnaugh.

EJEMPLO 4.22

Transformar la siguiente suma de productos estándar en un mapa de Karnaugh:

$$\overline{A}\overline{B}CD + \overline{A}B\overline{C}\overline{D} + AB\overline{C}D + ABCD + AB\overline{C}\overline{D} + \overline{A}\overline{B}\overline{C}D + A\overline{B}C\overline{D}$$

Solución La expresión se evalúa como se muestra a continuación. Se coloca un 1 en el mapa de Karnaugh de la Figura 4.26 por cada producto estándar de la expresión.

$$\begin{array}{ccccccccccccc} \overline{A}\overline{B}CD & + & \overline{A}B\overline{C}\overline{D} & + & AB\overline{C}D & + & ABCD & + & AB\overline{C}\overline{D} & + & \overline{A}\overline{B}\overline{C}D & + & A\overline{B}C\overline{D} \\ 0011 & & 0100 & & 1101 & & 1111 & & 1100 & & 0001 & & 1010 \end{array}$$

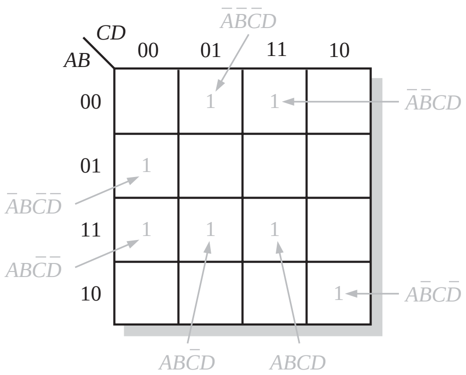


FIGURA 4.26

Problema relacionado Transformar la siguiente expresión estándar suma de productos en un mapa de Karnaugh.

$$\overline{A}BC\overline{D} + ABC\overline{D} + AB\overline{C}\overline{D} + ABCD$$

Mapa de Karnaugh de una suma de productos no estándar

Antes de poder utilizar un mapa de Karnaugh, las expresiones booleanas deben estar en su forma estándar. Si una expresión no lo está, se pasará al formato estándar mediante el procedimiento descrito en la Sección 4.6 o mediante desarrollo numérico. Dado que, en cualquier caso, las expresiones tienen que evaluarse antes de pasarlas al mapa de Karnaugh, el desarrollo numérico es quizá el método más eficaz.

Desarrollo numérico de un producto no estándar. Recuerde que a un término en forma no estándar le faltan una o más variables en su expresión. Por ejemplo, supongamos que uno de los productos de una determinada suma de productos de 3 variables es $A\overline{B}$. Este término se puede desarrollar numéricamente para obtener una expresión estándar de la manera siguiente. En primer lugar, se escribe el valor binario de las dos variables y le añadimos un 0 que corresponde a la variable que falta $\overline{C}$: 100. A continuación, escribimos el valor binario de las dos variables y añadimos un 1 para la variable que falta C: 101. Los dos números binarios resultantes son los valores de los términos de la suma de productos estándar $A\overline{B}\overline{C}$ y $A\overline{B}C$.

Veamos otro ejemplo, supongamos que uno de los términos producto de una expresión de 3 variables es B (recuerde que una variable única se considera como un término producto en una expresión suma de productos). Este término puede expandirse numéricamente a su forma estándar de la siguiente manera: se escribe el valor binario de la variable; a continuación, se añaden todos los posibles valores de las variables que faltan A y C del siguiente modo:

B
010
011
110
111

Los cuatro números binarios resultantes son los valores correspondientes a los términos de la suma de productos estándar $\overline{A}B\overline{C}, \overline{A}BC, AB\overline{C}$ y ABC.

EJEMPLO 4.23

Transformar la siguiente expresión suma de productos en un mapa de Karnaugh: $\overline{A} + A\overline{B} + AB\overline{C}$.

Solución

Obviamente, la suma de productos no está en formato estándar, ya que cada término no contiene las tres variables. En el primer término faltan dos variables, en el segundo falta una variable y el tercero sí es un término estándar. En primer lugar, desarrollamos los términos numéricamente de la siguiente manera:

$\overline{A}$	$+A\overline{B}$	$+AB\overline{C}$
000	100	110
001	101	
010		
011		

Cada uno de los valores binarios resultantes se traslada al mapa, colocando un 1 en la celda apropiada del mapa de Karnaugh de 3 variables de la Figura 4.27.

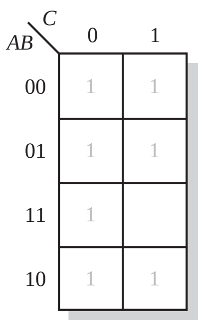


FIGURA 4.27

Problema relacionado

Transformar la expresión suma de productos $BC + \overline{A}\overline{C}$ en un mapa de Karnaugh.

EJEMPLO 4.24

Transformar la siguiente expresión suma de productos en un mapa de Karnaugh:

$$\overline{B}\,\overline{C} + A\overline{B} + AB\overline{C} + A\overline{B}C\overline{D} + \overline{A}\,\overline{B}\,\overline{C}D + A\overline{B}CD$$

Solución Obviamente, la suma de productos no está en formato estándar, ya que cada término no contiene las cuatro variables. En los términos primero y segundo faltan dos variables, en el tercer término falta una variable y el resto de los términos sí son estándar. En primer lugar, desarrollamos los términos numéricamente para incluir las variables que faltan de la siguiente manera:

$\overline{B}\,\overline{C}$	$A\overline{B}$	$+AB\overline{C}$	$+A\overline{B}C\overline{D}$	$+\overline{A}\,\overline{B}\,\overline{C}D$	$+A\overline{B}CD$
0000	1000	1100	1010	0001	1011
0001	1001	1101			
1000	1010				
1001	1011				

Cada uno de los valores binarios resultantes se traslada al mapa, colocando un 1 en la celda apropiada del mapa de Karnaugh de 4 variables de la Figura 4.28. Observe que algunos de los valores de la expresión desarrollada son redundantes.

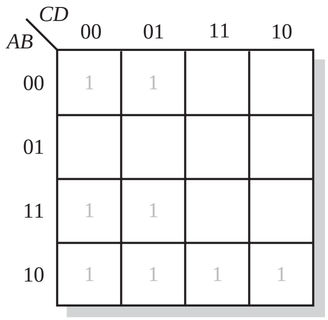


FIGURA 4.28

Problema relacionado Transformar la expresión $A + \overline{C}D + AC\overline{D} + \overline{A}BC\overline{D}$ en un mapa de Karnaugh.

Simplificación de una suma de productos mediante el mapa de Karnaugh

El proceso que genera una expresión que contiene el menor número posible de términos con el mínimo número de variables posibles se denomina ***minimización***. Después de haber obtenido el mapa de Karnaugh de una suma de productos, la expresión suma de productos mínima se obtiene agrupando los 1s y determinando la expresión suma de productos mínima a partir del mapa.

Agrupación de unos. Podemos agrupar los unos del mapa de Karnaugh de acuerdo con las reglas siguientes, rodeando las celdas adyacentes que contengan unos. La finalidad es maximizar el tamaño de los grupos y minimizar el número de estos grupos.

1. Un grupo tiene que contener 1, 2, 4, 8 ó 16 celdas, valores que se corresponden con las potencias de 2. En el caso de un mapa de Karnaugh de 3 variables, el grupo máximo puede contener $2^3 = 8$ celdas.
2. Cada celda de un grupo tiene que ser adyacente a una o más celdas del mismo grupo, pero no todas las celdas del grupo tienen que ser adyacentes entre sí.
3. Incluir siempre en cada grupo el mayor número posible de 1s de acuerdo a la regla número 1.
4. Cada 1 del mapa tiene que estar incluido en al menos un grupo. Los 1s que ya pertenezcan a un grupo pueden estar incluidos en otro, siempre que los grupos que se solapen contengan 1s no comunes.

EJEMPLO 4.25

Agrupar los 1s en cada uno de los mapas de Karnaugh de la Figura 4.29.

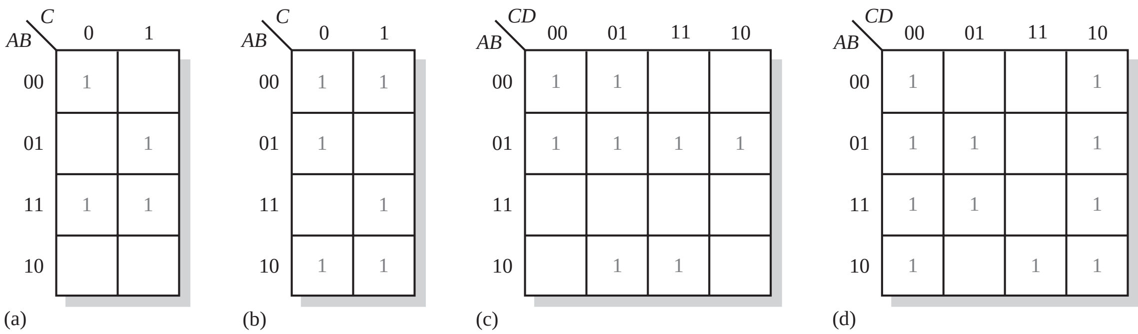


FIGURA 4.29

Solución En la Figura 4.30 se muestran los grupos. En algunos casos, puede existir más de una forma de agrupar los 1s para formar grupos máximos.

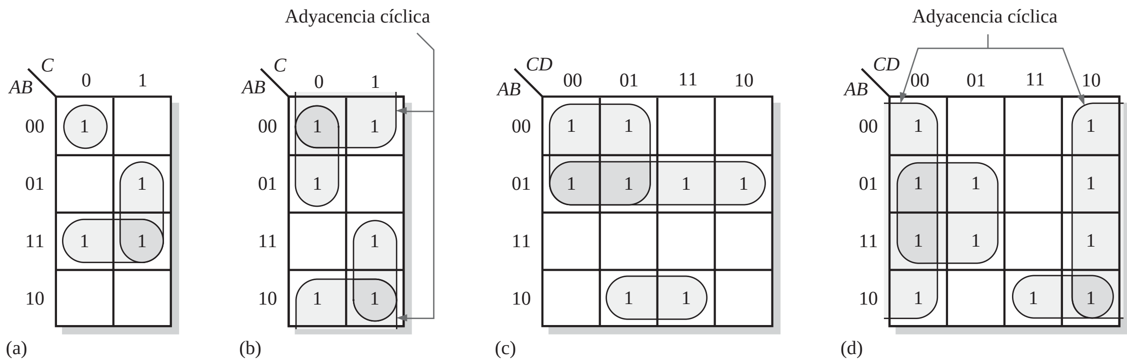


FIGURA 4.30

Problema relacionado Determinar si existen otras formas de agrupar los 1s en la Figura 4.30, para obtener un número mínimo de grupos máximos.

Determinación de la expresión suma de productos mínima a partir del mapa. Cuando todos los 1s que representan los términos productos estándar de una expresión se han trasladado al mapa y se han agrupado adecuadamente, comienza el proceso de obtención de la suma de productos mínima. Para encontrar los términos mínimos y la expresión suma de productos mínima se aplican las siguientes reglas:

1. Agrupar las celdas que contienen 1s. Cada grupo de celdas que contiene 1s da lugar a un término producto compuesto por todas las variables que aparecen en el grupo en sólo una forma (no complementada o complementada). Las variables que aparecen complementadas y sin complementar dentro del mismo grupo se eliminan. A éstas se les denomina *variables contradictorias*.

2. Determinar la operación producto mínima para cada grupo.

(a) Para un mapa de 3 variables:

(1) Un grupo formado por 1 celda da lugar a un término producto de 3 variables.

(2) Un grupo formado por 2 celdas da lugar a un término producto de 2 variables.

(3) Un grupo formado por 4 celdas da lugar a un término de 1 variable.

(4) Un grupo formado por 8 celdas indica que la expresión vale 1.

(b) Para un mapa de 4 variables:

(1) Un grupo formado por 1 celda da lugar a un término producto de 4 variables.

(2) Un grupo formado por 2 celdas da lugar a un término producto de 3 variables.

(3) Un grupo formado por 4 celdas da lugar a un término producto de 2 variables.

(4) Un grupo formado por 8 celdas da lugar a un término de 1 variable.

(5) Un grupo formado por 16 celdas indica que la expresión vale 1.

3. Cuando se han obtenido todos los términos producto mínimos a partir del mapa de Karnaugh, se suman para obtener la expresión suma de productos mínima.

EJEMPLO 4.26

Determinar los productos para el mapa de Karnaugh de la Figura 4.31 y escribir la expresión suma de productos mínima resultante.

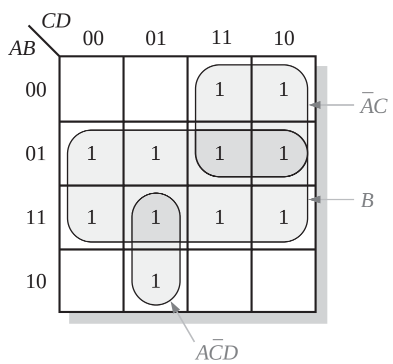


FIGURA 4.31

Solución Se eliminan las variables que aparecen complementadas y no complementadas en un mismo grupo. En la Figura 4.31, el producto para el grupo de 8 celdas es B, ya que las celdas de dicho grupo contienen las variables A y $\bar{A}$, C y $\bar{C}$, y D

y $\overline{D}$, que se eliminan. El grupo de 4 celdas contiene las variables $B, \overline{B}, D$ y $\overline{D}$, quedando las variables $\overline{A}$ y C, que forman el término producto $\overline{A}C$. El grupo de 2 celdas contiene B y $\overline{B}$, quedando las variables A, $\overline{C}$ y D que forman el término producto $A\overline{C}D$. Observe cómo se utiliza el solapamiento para maximizar el tamaño de los grupos. La suma de productos mínima resultantes es la suma de estos términos producto:

$$B + \overline{A}C + A\overline{C}D$$

Problema relacionado En el mapa de Karnaugh de la Figura 4.31, añadir un 1 a la celda inferior derecha (1010) y determinar la expresión suma de productos resultante.

EJEMPLO 4.27

Determinar los productos para cada uno de los mapas de Karnaugh de la Figura 4.32 y escribir las correspondientes expresiones suma de productos mínima resultante.

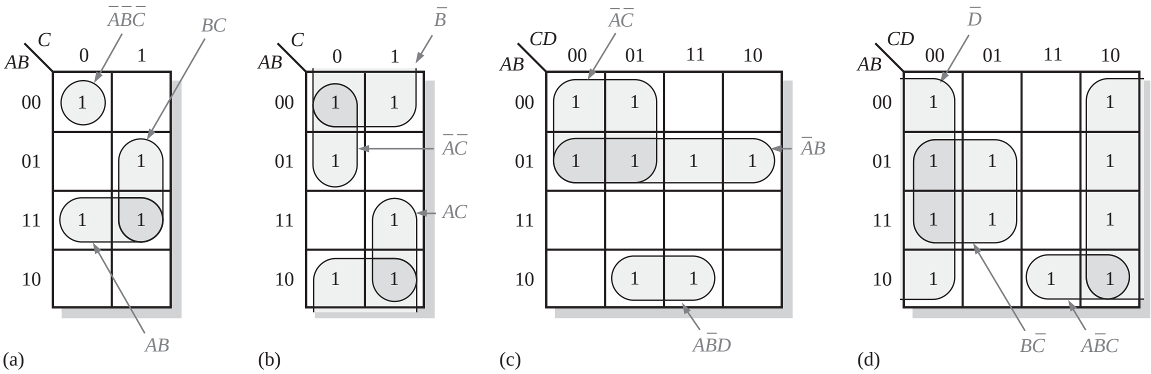


FIGURA 4.32

Solución En la Figura 4.32 se muestran los productos mínimos resultantes para cada grupo. La expresión suma de productos mínima para cada uno de los mapas de Karnaugh de la figura son:

(a) $AB + BC + \overline{A}\overline{B}\overline{C}$ **(b)** $\overline{B} + \overline{A}\overline{C} + AC$

(c) $\overline{A}B + \overline{A}\overline{C} + A\overline{B}D$ **(d)** $\overline{D} + A\overline{B}C + B\overline{C}$

Problema relacionado En el mapa de Karnaugh de la Figura 4.32(d), añadir un 1 a la celda 0111 y determinar la expresión suma de productos resultante.

EJEMPLO 4.28

Utilizar un mapa de Karnaugh para minimizar la siguiente expresión suma de productos estándar:

$$A\overline{B}C + \overline{A}BC + \overline{A}\overline{B}C + \overline{A}\overline{B}\overline{C} + A\overline{B}\overline{C}$$

Solución Los valores binarios de la expresión son:

$$101 + 011 + 011 + 000 + 100$$

La suma de productos estándar se pasa al mapa y las celdas se agrupan como se muestra en la Figura 4.33.

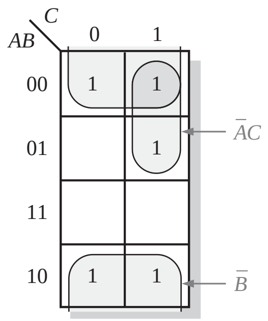


FIGURA 4.33

Observe que el grupo de 4 celdas en los extremos del mapa que incluye las filas superior e inferior de 1s. El 1 restante se incluye en otro grupo superpuesto de dos celdas. El grupo de los cuatro 1s da lugar a un término de una sola variable, $\overline{B}$. Esto se deduce del hecho de que, dentro del grupo, $\overline{B}$ es la única variable que no cambia de celda a celda. El grupo de los dos 1s da lugar al producto de dos variables $\overline{A}C$. Este término se determina observando que, dentro de este grupo, $\overline{A}$ y C no cambian de una celda a la siguiente. Se ha indicado el término producto correspondiente a cada grupo. La expresión suma de productos mínima resultante es:

$$\overline{B} + \overline{A}C$$

Tenga presente que esta expresión mínima es equivalente a la expresión estándar original.

Problema relacionado Utilizando un mapa de Karnaugh, simplificar la siguiente expresión suma de productos estándar:

$$X\overline{Y}Z + XY\overline{Z} + \overline{X}YZ + \overline{X}Y\overline{Z} + X\overline{Y}\overline{Z} + XYZ$$

EJEMPLO 4.29

Utilizar un mapa de Karnaugh para minimizar la siguiente expresión suma de productos:

$$\overline{B}\overline{C}\overline{D} + \overline{A}B\overline{C}\overline{D} + AB\overline{C}\overline{D} + \overline{A}\overline{B}CD + A\overline{B}CD + \overline{A}\overline{B}C\overline{D} + \overline{A}BC\overline{D} + ABC\overline{D} + A\overline{B}C\overline{D}$$

Solución El primer término $\overline{B}\overline{C}\overline{D}$ tiene que desarrollarse en los términos $A\overline{B}\overline{C}\overline{D}$ y $\overline{A}\overline{B}\overline{C}\overline{D}$ para obtener la suma de productos estándar, que a continuación se trasladará a un mapa, donde se agrupan las celdas como se muestra en la Figura 4.34.

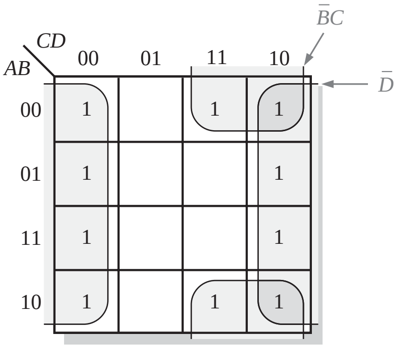


FIGURA 4.34

Observe que ambos grupos tienen adyacencia "cíclica" de celdas. Se puede formar el grupo de ocho celdas, ya que las dos columnas exteriores son adyacentes. El grupo de cuatro celdas se forma tomando los dos restantes 1s, puesto que las celdas superior e inferior son adyacentes. Se indica el término producto para cada grupo y la expresión suma de productos mínima resultante es:

$$\overline{D} + \overline{B}C$$

Tenga presente que esta expresión mínima es equivalente a la expresión estándar original.

Problema relacionado Mediante un mapa de Karnaugh simplifique la siguiente expresión suma de productos:

$$\overline{W}\,\overline{X}\,\overline{Y}\,\overline{Z} + W\overline{X}YZ + W\overline{X}\,\overline{Y}Z + \overline{W}YZ + W\overline{X}\,\overline{Y}\,\overline{Z}$$

Obtención directa del mapa de Karnaugh a partir de la tabla de verdad

Hemos visto cómo las expresiones booleanas se transforman en mapas de Karnaugh. Ahora aprenderá cómo pasar de una tabla de verdad a un mapa de Karnaugh. Recuerde que una tabla de verdad proporciona la salida de una expresión booleana para todas las posibles combinaciones de las variables de entrada. En la Figura 4.35 se facilita un ejemplo de expresión booleana junto con su tabla de verdad. Observe que la salida X es 1 para cuatro distintas combinaciones de las variables de entrada. Los 1s de la columna de salida de la tabla de verdad se trasladan directamente al mapa de Karnaugh, a las celdas correspondientes a los valores asociados de las combinaciones de variables de entrada, como muestra la Figura 4.35. En esta figura puede ver que tanto la expresión booleana, la tabla de verdad como el mapa de Karnaugh son sólo distintas maneras de representar una función lógica.

Condiciones indiferentes

Algunas veces se producen situaciones en las que algunas combinaciones de las variables de entrada no están permitidas. Por ejemplo, recuerde que en el código BCD, visto en el Capítulo 2, existían seis combinaciones no válidas: 1010, 1011, 1100, 1101, 1110 y 1111. Dado que estos estados no permitidos no ocurren nunca en una aplicación que emplee el código BCD, pueden considerarse como términos ***indiferentes*** con respecto a su efecto en la salida. Esto significa que a estos términos se les puede asignar tanto un 1 como un 0 en la salida; realmente no son importantes dado que nunca van a generarse.

$X = \overline{A}\overline{B}\overline{C} + A\overline{B}\overline{C} + AB\overline{C} + ABC$

Entradas			Salida
A	*B*	*C*	*X*
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	1

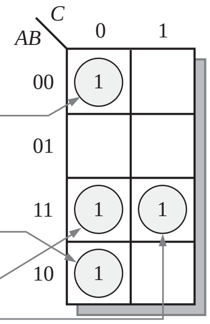


FIGURA 4.35 Ejemplo de obtención directa de un mapa de Karnaugh a partir de una tabla de verdad.

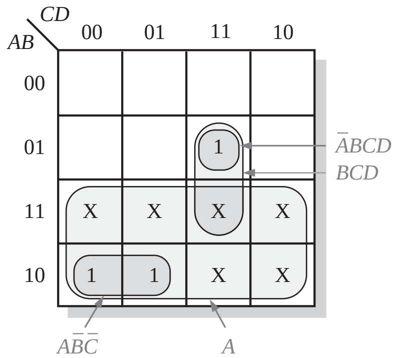
Los términos "indiferentes" pueden utilizarse para aprovechar mejor el método del mapa de Karnaugh. La Figura 4.36 muestra que, para cada término indiferente, se escribe una X en la celda. Cuando se agrupan los 1s, las X pueden ser consideradas también como 1s para agrandar los grupos, o como 0s si no obtenemos ninguna ventaja. Cuanto mayor sea el grupo, más sencillo será el término resultante.

La tabla de verdad de la Figura 4.36(a) describe una función lógica que tiene sólo la salida igual a 1 cuando el código BCD correspondiente al 7, 8 o 9 está presente en las entradas. Si las condiciones "indiferentes" se emplean como 1s, la expresión resultante para la función es $A + BCD$, como se indica en la parte (b) de la figura. Si las condiciones "indiferentes" no se establecen como 1s, la expresión resultante es $A\overline{B}\overline{C} + \overline{A}BCD$, por lo que puede concluirse que los términos indiferentes pueden aprovecharse para obtener una expresión más sencilla.

Entradas	Salida
A B C D	*Y*
0 0 0 0	0
0 0 0 1	0
0 0 1 0	0
0 0 1 1	0
0 1 0 0	0
0 1 0 1	0
0 1 1 0	0
0 1 1 1	1
1 0 0 0	1
1 0 0 1	1
1 0 1 0	X
1 0 1 1	X
1 1 0 0	X
1 1 0 1	X
1 1 1 0	X
1 1 1 1	X

Indiferentes

(a) Tabla de verdad



(b) Sin condiciones indiferentes $Y = A\overline{B}\overline{C} + \overline{A}BCD$
Con condiciones indiferentes $Y = A + BCD$

FIGURA 4.36 Ejemplo de la utilización de las condiciones "indiferentes" para simplificar una expresión.

REVISIÓN DE LA SECCIÓN 4.9

1. Explicar los mapas de Karnaugh de 3 y 4 variables.
2. Agrupar los 1s y escribir la expresión suma de productos simplificada para el mapa de Karnaugh de la Figura 4.25.
3. Escribir la expresión estándar de la suma de productos original de cada uno de los mapas de Karnaugh de la Figura 4.32.

4.10 MINIMIZACIÓN DE UN PRODUCTO DE SUMAS MEDIANTE EL MAPA DE KARNAUGH

En la sección anterior estudiamos la minimización de una expresión suma de productos mediante los mapas de Karnaugh. En esta sección, nos vamos a centrar en las expresiones producto de sumas. Los métodos son muy similares, excepto que ahora se trata de productos de sumas, en los que los 0s representan los términos suma estándar y se colocan en el mapa de Karnaugh en lugar de los 1s.

Al finalizar esta sección, el lector deberá ser capaz de:

■ Transformar un producto de sumas estándar en un mapa de Karnaugh. ■ Combinar los 0s del mapa para formar grupos máximos. ■ Determinar el término suma mínimo para cada grupo del mapa. ■ Combinar los términos suma mínimos para formar el producto de sumas mínimo. ■ Utilizar el mapa de Karnaugh para convertir productos de sumas en sumas de productos.

Conversión de una expresión producto de sumas estándar a mapa de Karnaugh

Para un producto de sumas en forma estándar, se introduce un 0 en el mapa de Karnaugh por cada término suma de la expresión. Cada 0 se sitúa en la celda correspondiente al valor de un término suma. Por ejemplo, para la suma $A+\overline{B}+C$, se escribe un 0 en la celda 010 del mapa de Karnaugh de 3 variables.

Cuando un producto de sumas se ha trasladado por completo al mapa, habrá tantos 0s en el mapa de Karnaugh, como términos suma en la expresión del producto de sumas estándar. Las celdas que no contienen un 0 son aquellas para las que la expresión vale 1. Generalmente, cuando se trabaja con productos de sumas, los 1s no se escriben. Los siguientes pasos junto con la Figura 4.37 ilustran este proceso.

Paso 1. Determinar el valor binario de cada término suma del producto de sumas estándar. Éste es el valor binario que hace que dicho término sea igual a 0.

Paso 2. Cada vez que se evalúa un término suma, se introduce un 0 en la correspondiente celda del mapa de Karnaugh.

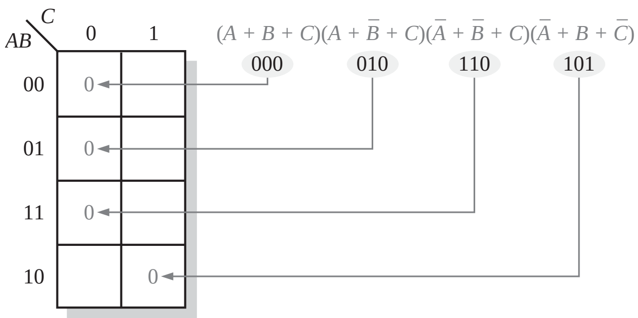


FIGURA 4.37 Ejemplo de obtención del mapa de Karnaugh de un producto de sumas estándar.

EJEMPLO 4.30

Transformar la siguiente expresión suma de productos estándar en un mapa de Karnaugh:

$$(\overline{A}+\overline{B}+C+D)(\overline{A}+B+\overline{C}+\overline{D})(A+B+\overline{C}+D)(\overline{A}+\overline{B}+\overline{C}+\overline{D})(A+B+\overline{C}+\overline{D})$$

Solución La expresión se evalúa como se indica a continuación y se coloca un 0 en el mapa de Karnaugh de 4 variables de la Figura 4.38 por cada término suma estándar de la expresión.

$$\underset{1100}{(\overline{A}+\overline{B}+C+D)}\underset{1011}{(\overline{A}+B+\overline{C}+\overline{D})}\underset{0010}{(A+B+\overline{C}+D)}\underset{1111}{(\overline{A}+\overline{B}+\overline{C}+\overline{D})}\underset{0011}{(A+B+\overline{C}+\overline{D})}$$

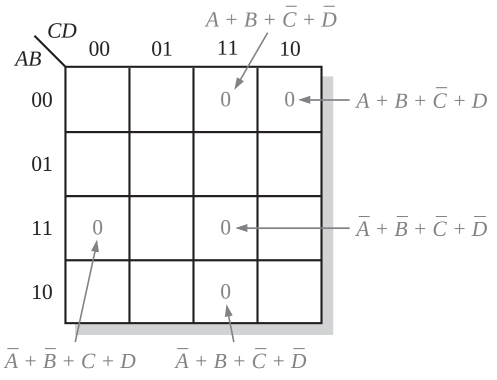


FIGURA 4.38

Problema relacionado Transformar la siguiente expresión suma de productos estándar en un mapa de Karnaugh.

$$(A+\overline{B}+\overline{C}+D)(A+B+C+\overline{D})(A+B+C+D)(\overline{A}+B+\overline{C}+D)$$

Simplificación mediante el mapa de Karnaugh de expresiones producto de sumas

El proceso de minimización de un producto de sumas es básicamente el mismo que para una expresión suma de productos, excepto que ahora hay que agrupar los ceros para generar el mínimo número de términos suma, en lugar de los 1s para obtener el número mínimo de términos producto. Las reglas para agrupar los 0s son las mismas que para agrupar los 1s, y son las que se han estudiado en la Sección 4.9.

EJEMPLO 4.31

Utilizar un mapa de Karnaugh para minimizar la siguiente expresión producto de sumas estándar:

$$(A+B+C)(A+B+\overline{C})(A+\overline{B}+C)(A+\overline{B}+\overline{C})(\overline{A}+\overline{B}+C)$$

Deducir también la expresión suma de productos equivalente.

Solución Las combinaciones de valores binarios de la expresión son

$$(0 + 0 + 0)\ (0 + 0 + 1)\ (0 + 1 + 0)\ (0 + 1 + 1)\ (1 + 1 + 0)$$

La expresión de la suma de productos estándar se traslada al mapa de Karnaugh y las celdas se agrupan como se muestra en la Figura 4.39

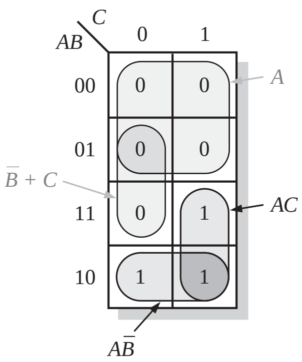


FIGURA 4.39

Observe que el 0 de la celda 110 se incluye en un grupo de dos celdas, utilizando el 0 del grupo de cuatro celdas. El término suma para cada grupo se muestra en la figura y la expresión suma de productos mínima resultante es:

$$A(\overline{B}+C)$$

Tenga en cuenta que esta expresión suma de productos mínima es equivalente a la expresión suma de productos estándar.
Agrupando los 1s como se indica en la áreas de color gris se obtiene una expresión suma de productos que es equivalente a agrupar los ceros.

$$AC + A\overline{B} = A(\overline{B}+C)$$

Problema relacionado Utilizar un mapa de Karnaugh para simplificar la siguiente suma de productos estándar:

$$(X+\overline{Y}+Z)(X+\overline{Y}+\overline{Z})(\overline{X}+\overline{Y}+Z)(\overline{X}+Y+Z)$$

EJEMPLO 4.32

Utilizar un mapa de Karnaugh para minimizar la siguiente expresión producto de sumas:

$$(B+C+D)(A+B+\overline{C}+D)(\overline{A}+B+C+\overline{D})(A+\overline{B}+C+D)(\overline{A}+\overline{B}+C+D)$$

Solución El primer término tiene que desarrollarse en los términos $\overline{A}+B+C+D$ y $A + B + C + D$ para obtener una expresión producto de sumas estándar, que luego debe pasarse a un mapa de Karnaugh, y agrupar las celdas como se muestra en la Figura 4.40. El término suma correspondiente a cada grupo se indica en la figura y la expresión producto de sumas mínima resultante es:

$$(C+D)(A+B+D)(\overline{A}+B+C)$$

Tenga en cuenta que este producto de sumas mínimo es equivalente al producto de sumas estándar original.

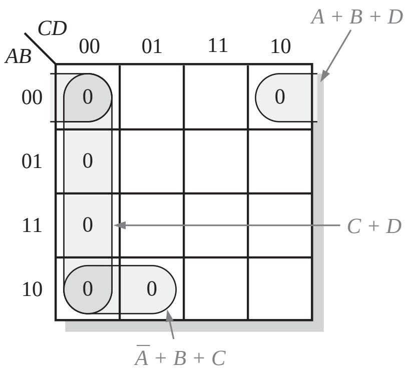


FIGURA 4.40

Problema relacionado Utilizar un mapa de Karnaugh para simplificar la siguiente expresión producto de sumas:

$$(W+\overline{X}+Y+\overline{Z})(W+X+Y+Z)(W+\overline{X}+\overline{Y}+Z)(\overline{W}+\overline{X}+Z)$$

Conversión entre suma de productos y productos de sumas mediante el mapa de Karnaugh

Cuando un producto de sumas se traslada a un mapa de Karnaugh, puede fácilmente pasarse a la suma de productos equivalente directamente a partir de dicho mapa. También, dado un mapa de Karnaugh de una suma de productos, el producto de sumas equivalente puede obtenerse directamente a partir del mapa. Esto proporciona una excelente manera de comparar ambas formas mínimas de una expresión, para determinar si una de ellas puede implementarse con menos puertas que la otra.

Para un producto de sumas, todas las celdas que no contienen 0s contienen 1s, de lo que se deriva su expresión suma de productos. De igual manera, para una suma de productos, todas las celdas que no contienen 1s contendrán 0s, de los que se obtiene la expresión producto de sumas. El Ejemplo 4.33 ilustra esta conversión.

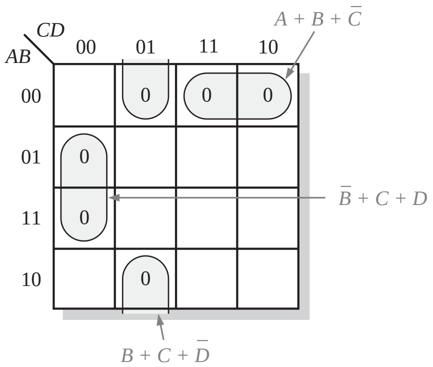
EJEMPLO 4.33

Utilizando un mapa de Karnaugh, convertir el siguiente producto de sumas estándar en un producto de sumas mínimo, una suma de productos estándar y una suma de productos mínima.

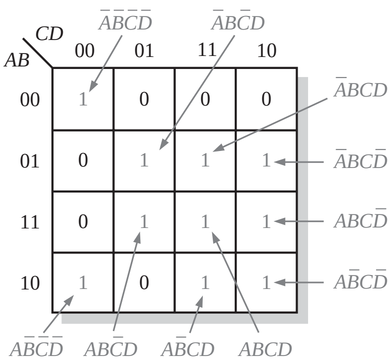
$$(\overline{A}+\overline{B}+C+D)(A+\overline{B}+C+D)(A+B+C+\overline{D})$$
$$(A+B+\overline{C}+\overline{D})(\overline{A}+B+C+\overline{D})(A+B+\overline{C}+D)$$

Solución Los ceros de la expresión producto de sumas estándar se transforman y agrupan para obtener el producto de sumas mínimo, como se indica en la Figura 4.41(a). En la Figura 4.41(b), se añaden 1s en las celdas que no contienen 0s.

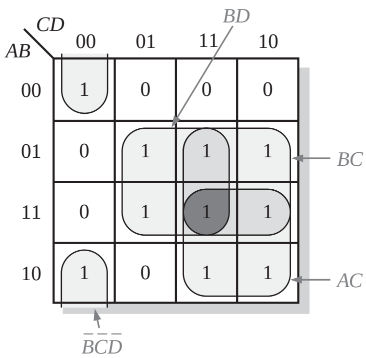
De cada celda que contenga un 1, se obtiene un término producto estándar, como se indica. Estos términos producto forman la expresión suma de productos estándar. En la Figura 4.41(c), se agrupan los 1s y se obtiene una expresión suma de productos mínima.



(a) Producto de sumas mínimo:
$(A + B + \overline{C})(\overline{B} + C + D)(B + C + \overline{D})$



(b) Suma de productos estándar:
$\overline{A}\overline{B}\overline{C}\overline{D} + \overline{A}B\overline{C}D + \overline{A}BCD + \overline{A}BC\overline{D} + ABC\overline{D} + A\overline{B}C\overline{D} +$
$A\overline{B}\overline{C}\overline{D} + AB\overline{C}D + A\overline{B}CD + ABCD$



(c) Suma de productos mínima:
$AC + BC + BD + \overline{B}\overline{C}\overline{D}$

FIGURA 4.41

Problema relacionado Utilizar un mapa de Karnaugh para convertir la siguiente expresión a su forma suma de productos mínima:

$$(W + \overline{X} + Y + \overline{Z})(\overline{W} + X + \overline{Y} + \overline{Z})(\overline{W} + \overline{X} + \overline{Y} + Z)(\overline{W} + \overline{X} + \overline{Z})$$

REVISIÓN DE LA SECCIÓN 4.10

1. ¿Cuál es la diferencia entre pasar a mapa de Karnaugh un producto de sumas y una suma de productos?
2. ¿Cuál es el término suma estándar expresado con las variables *A*, *B*, *C* y *D* para un 0 en la celda 1011 del mapa de Karnaugh?
3. ¿Cuál es el término producto estándar expresado con las variables *A*, *B*, *C* y *D* para un 1 en la celda 0010 del mapa de Karnaugh?

4.11 MAPA DE KARNAUGH DE CINCO VARIABLES

Las funciones booleanas de cinco variables pueden simplificarse mediante un mapa de Karnaugh de 32 celdas. Realmente, para construir un mapa de 5 variables se utilizan dos mapas de cuatro variables (con 16 celdas cada uno). Ya conocemos la adyacencia de celdas en los mapas de 4 variables y cómo se forman los grupos de celdas que contengan 1s para simplificar una suma de productos. Luego todo lo que se necesita aprender para manejar cinco variables es la adyacencia de celdas entre los dos mapas de 4 variables y cómo agruparlas.

Al finalizar esta sección, el lector deberá ser capaz de:

■ Determinar la adyacencia de celdas en un mapa de 5 variables. ■ Formar grupos que contengan el máximo número de celdas en un mapa de 5 variables. ■ Minimizar las expresiones booleanas de 5 variables utilizando el mapa de Karnaugh.

Un mapa de Karnaugh de cinco variables (*ABCDE*) puede crearse utilizando dos mapas de 4 variables, con los que ya estamos familiarizados. Cada mapa contiene 16 celdas con todas las posibles combinaciones de las variables *B, C, D* y *E*. Un mapa es para *A*=0, mientras que el otro es para *A*=1, como se muestra en la Figura 4.42.

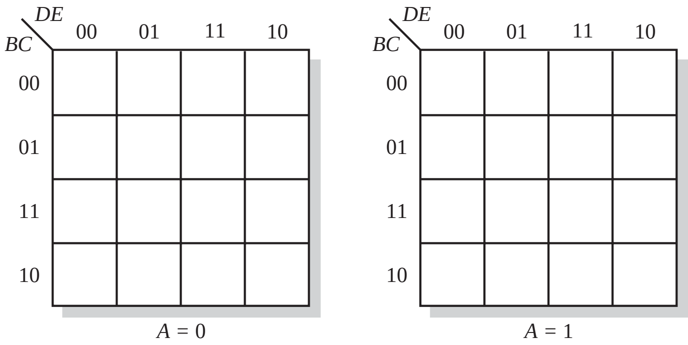


FIGURA 4.42 Mapa de Karnaugh de 5 variables.

Adyacencia de celdas

Ya sabemos cómo determinar celdas adyacentes dentro de un mapa de cuatro variables. La mejor manera de visualizar la adyacencia de celdas entre los dos mapas de 16 celdas consiste en imaginar que el mapa $A = 0$ está colocado encima del mapa $A = 1$. Cada celda del mapa $A = 0$ es adyacente con la celda que está justo debajo en el mapa $A = 1$.

Para ilustrar esto, la Figura 4.43 muestra un ejemplo con cuatro grupos, con los mapas en disposición tridimensional. Los 1s de las celdas en gris más claro forman un grupo de 8 bits (cuatro correspondientes al mapa $A = 0$ combinadas con cuatro del mapa $A = 1$). Los 1s de las celdas marcadas con un degradado de grises forman un grupo de 4 bits. Los 1s de las celdas de la esquina inferior izquierda constituyen un grupo de 4 bits sólo en el mapa $A = 0$. El 1 de la celda gris oscuro del mapa $A = 1$ se agrupa con el 1 de la celda gris más claro de la parte inferior derecha del mapa $A = 0$ para formar un grupo de 2 bits.

Determinación de la expresión booleana. La expresión booleana suma de productos original que está dibujada en el mapa de Karnaugh de la Figura 4.43 contiene diecisiete términos de cinco variables, ya que existen dieci-

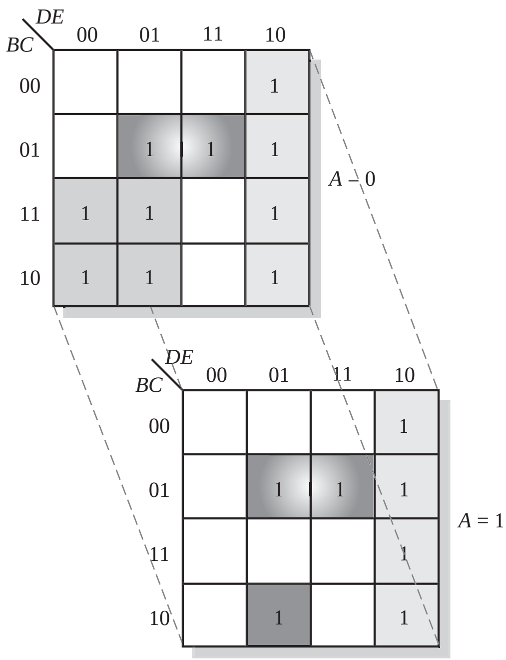


FIGURA 4.43 Ilustración de la agrupación de 1s en celdas adyacentes de un mapa de 5 variables.

siete 1s en el mapa. Como ya sabemos, sólo las variables que no cambian de no complementada a complementada dentro de un grupo permanecen en la expresión correspondiente a ese grupo. La expresión simplificada se obtiene a partir del mapa de la manera siguiente:

- El término para el grupo de ocho 1s marcado en gris claro es $D\overline{E}$.
- El término para el grupo de cuatro 1s marcado en gris degradado es $\overline{B}CE$.
- El término para el grupo de cuatro 1s de la esquina inferior izquierda del mapa $A = 0$ es $\overline{A}B\overline{D}$.
- El término para la celda gris más oscuro agrupada con la celda en gris más claro es $B\overline{C}\overline{D}E$.

Combinando estos términos en la expresión suma de productos simplificada tenemos

$$X = D\overline{E} + \overline{B}CE + \overline{A}B\overline{D} + B\overline{C}\overline{D}E$$

EJEMPLO 4.34

Utilizar un mapa de Karnaugh para minimizar la siguiente expresión suma de productos de 5 variables:

$$X = \overline{A}\overline{B}\overline{C}\overline{D}\overline{E} + \overline{A}\overline{B}C\overline{D}\overline{E} + \overline{A}BC\overline{D}\overline{E} + \overline{A}B\overline{C}\overline{D}\overline{E} + \overline{A}\overline{B}\overline{C}\overline{D}E + \overline{A}BC\overline{D}E$$
$$+ \overline{A}BCDE + A\overline{B}\overline{C}\overline{D}\overline{E} + A\overline{B}\overline{C}\overline{D}E + ABC\overline{D}E + ABCDE + A\overline{B}CDE$$

Solución En la Figura 4.44, se traslada la suma de productos al mapa de Karnaugh y se realizan las agrupaciones indicando los términos correspondientes. Combinando estos términos se obtiene la siguiente expresión suma de productos minimizada:

$$X + \overline{A}\overline{D}\overline{E} + \overline{B}\overline{C}\overline{D} + BCE + ABCE$$

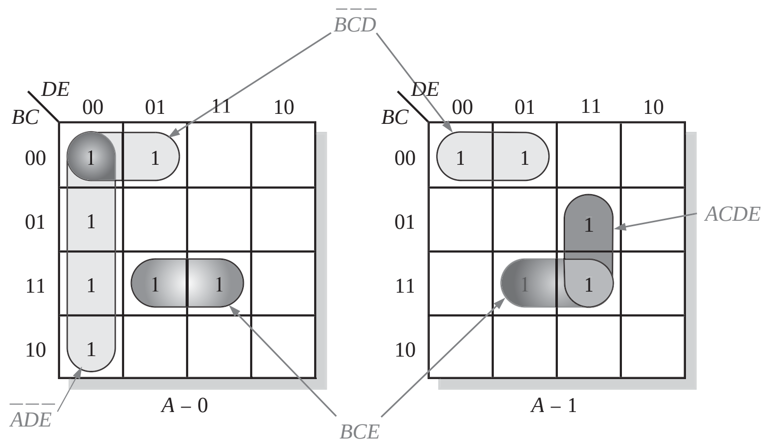


FIGURA 4.44

Problema relacionado Minimizar la siguiente expresión:

$$X = \overline{A}\overline{B}\overline{C}\overline{D}\overline{E} + \overline{A}\overline{B}C\overline{D}\overline{E} + \overline{A}BC\overline{D}\overline{E} + \overline{A}B\overline{C}\overline{D}\overline{E} + A\overline{B}\overline{C}\overline{D}\overline{E} + A\overline{B}C\overline{D}\overline{E} + ABC\overline{D}\overline{E} + AB\overline{C}\overline{D}\overline{E}$$
$$+ \overline{A}\overline{B}\overline{C}D\overline{E} + \overline{A}\overline{B}CD\overline{E} + \overline{A}BCD\overline{E} + \overline{A}B\overline{C}D\overline{E} + A\overline{B}\overline{C}D\overline{E} + A\overline{B}CD\overline{E} + ABCD\overline{E} + AB\overline{C}D\overline{E}$$

REVISIÓN DE LA SECCIÓN 4.11

1. ¿Por qué un mapa de Karnaugh de 5 variables requiere 32 celdas?
2. ¿Cuál es la expresión representada por un mapa de Karnaugh de cinco variables en el que cada celda contiene un 1?

4.12 VHDL (OPCIONAL)

Esta sección opcional proporciona una breve introducción al lenguaje VHDL y su finalidad no es la de enseñar la estructura y la sintaxis completas del lenguaje. Para obtener información más detallada, consulte las referencias incluidas en la nota a pie de página. Los lenguajes de descripción hardware (HDL, hardware description language) son herramientas que permiten introducir los diseños lógicos, utilizando texto, que se emplean para implementar circuitos lógicos en dispositivos lógicos programables. Aunque el VHDL proporciona múltiples métodos para describir un circuito lógico, aquí sólo vamos a ver los ejemplos de programación más sencillos y directos de introducción del diseño mediante texto.

Al finalizar esta sección, el lector deberá ser capaz de:

■ Establecer los elementos fundamentales del VHDL. ■ Escribir un programa VHDL simple.

La V de VHDL* viene de VHSIC (*Very High Speed Integrated Circuit*) y, claro está, HDL es el acrónimo de *Hardware Description Language*. Como ya hemos mencionado, ***VHDL*** es un lenguaje estándar adoptado por

---

*** *Véase* Floyd, Thomas. 2003. *Digital Fundamentals with VHDL.* Prentice Hall; Pellerin, David y Taylor, Douglas. 1997. *VHDL Made Easy!* Prentice Hall; Bhasker, Jayaram. 1999. *A VHDL Primer,* 3 ed. Prentice Hall.**

el IEEE (*Institute of Electrical and Electronics Engineers*) y se designa como IEEE Std. 1076-1993. VHDL es un lenguaje complejo y exhaustivo y utilizarlo para sacarle el máximo partido posible exige un gran esfuerzo y tener experiencia.

VHDL proporciona tres métodos básicos para describir un circuito digital por software: *comportamental*, *flujo de datos* y *estructural.* Esta exposición vamos a restringirla al método de flujo de datos en el que se escriben instrucciones de tipo booleano para describir un circuito lógico. Tenga en cuenta que el VHDL, asi como otros lenguajes HDL, es una herramienta que permite implementar diseños digitales y es, por tanto, un medio para conseguir un fin y no un fin en sí mismo.

Es relativamente fácil escribir programas para describir circuitos lógicos simples en VHDL. Los operadores lógicos son las siguientes palabras clave VHDL: **and**, **or, not, nand, nor, xor** y **xnor**. Los dos elementos fundamentales en cualquier programa VHDL son la entidad y la arquitectura y deben utilizarse juntos. La **entidad** describe una determinada función lógica en función de sus entradas externas y sus salidas, denominadas puertos. La **arquitectura** describe la operación interna de la función lógica.

En su forma más simple, el elemento entidad (**entity**) consta de tres instrucciones. La primera de ellas asigna un nombre a una función lógica; la segunda instrucción, denominada instrucción *port* y que se indenta, especifica las entradas y las salidas; y la tercera instrucción es la instrucción *end*. Aunque probablemente nunca escriba un programa VHDL para una única puerta, es instructivo empezar con un ejemplo sencillo como por ejemplo una puerta AND. La declaración entity para una puerta AND de 2 entradas es:

▲ *Las comas y puntos y comas deben utilizarse de forma apropiada en todos los programas VHDL.*

```
entity AND_Gate2 is
   port (A, B: in bit; X: out bit);
end entity AND_Gate2;
```

Los términos en negrita son las palabras clave VHDL; los demás términos son identificadores que el usuario define; la sintaxis del VHDL exige el uso de paréntesis, comas y puntos y comas. Como puede ver, A y B se especifican como bits de entrada y X se especifica como un bit de salida. Los identificadores de puerto A, B y X, así como el nombre de la entidad, AND_Gate2, son definidos por el usuario y, por tanto, su nombre puede cambiarse. Como en todos los lenguajes HDL, la colocación de las comas y de los puntos y comas es crucial y deben cumplirse de forma estricta.

El elemento arquitectura (**architecture**) VHDL del programa para una puerta AND de 2 entradas descrito mediante el elemento entidad anterior es

```
architecture LogicFunction of AND_Gate2 is
begin
   X ⇐ A and B;
end architecture LogicFunction;
```

De nuevo, las palabras clave VHDL se han escrito en negrita; la sintaxis impone el uso de los puntos y comas y del símbolo ⇐. La primera instrucción de este elemento debe hacer referencia al nombre de la entidad.

La entidad y la arquitectura se combinan en un único programa VHDL para describir una puerta AND, como se ilustra en la Figura 4.45.

Escritura de expresiones booleanas en VHDL. Como hemos visto, la expresión para una puerta AND de 2 entradas, $X = AB$, en VHDL se escribe como X ⇐ A **and** B;. Cualquier expresión booleana puede escribirse utilizando las palabras clave VHDL **not, and, or, nand, nor, xor** y **xnor**. Por ejemplo, la expresión booleana $X = A + B + C$ puede escribirse en VHDL como X ⇐ A **or** B **or** C;. La expresión booleana $X = A\overline{B} + \overline{C}D$ puede escribirse en VHDL como X ⇐ (A **and not** B) **or** (**not** C **and** D);. Veamos otro ejemplo, la instrucción VHDL para una puerta NAND de 2 entradas puede escribirse como X ⇐ **not** (A **and** B); o también podría escribirse como X ⇐ A **nand** B);.

```
entity AND_Gate2 is
  port (A, B: in bit; X: out bit);
end entity AND_Gate2;

architecture LogicFunction of AND_Gate2 is
begin
  X <= A and B;
end architecture LogicFunction;
```

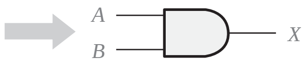


FIGURA 4.45 Un programa VHDL para una puerta AND de 2 entradas.

EJEMPLO 4.35

Escribir un programa VHDL para describir el circuito lógico de la Figura 4.46.

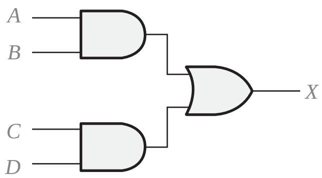


FIGURA 4.46

Solución En álgebra de Boole, este circuito lógico se describe como sigue:

$$X = AB + CD$$

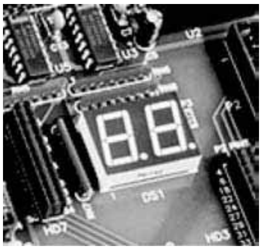
El programa VHDL es el siguiente. La entidad se denomina AND_OR.

```
entity AND_OR is
  port (A, B, C, D: in bit; X: out bit);
end entity AND_OR;
architecture LogicFunction of AND_OR is
begin
  X <= (A and B) or (C and D);
end architecture LogicFunction;
```

Problema relacionado Escribir la instrucción VHDL que describa el circuito lógico si una puerta NOR reemplaza a la puerta OR de la Figura 4.46.

REVISIÓN DE LA SECCIÓN 4.12

1. ¿Qué es el HDL?
2. Nombrar los dos elementos de diseño fundamentales en un programa VHDL.
3. ¿Para qué sirve la entidad?
4. ¿Para qué sirve la arquitectura?



APLICACIÓN A LOS SISTEMAS DIGITALES

Los displays de 7 segmentos se utilizan en toda clase de productos. El sistema de control y recuento de pastillas, que se ha descrito en el Capítulo 1, tiene dos displays de 7 segmentos. Estos displays se utilizan junto con circuitos lógicos que decodifican un número BCD y activan los dígitos adecuados del display. En esta sección, nos vamos a centrar en un diseño con un número mínimo de puertas para ilustrar las aplicaciones de las expresiones booleanas y de los mapas de Karnaugh. De forma opcional, también se aplica el lenguaje VHDL.

El display de 7 segmentos

La Figura 4.47 muestra un display común formado por siete elementos o segmentos. Excitando determinadas combinaciones de estos segmentos, se pueden obtener cada uno de los diez dígitos decimales. La Figura 4.48 muestra este tipo de display digital para cada uno de los diez dígitos, en el que se utiliza un segmento gris oscuro para indicar cuál está excitado. Para generar un 1, se excitan los segmentos *b* y *c*; para producir un 2, se excitan los segmentos *a, b, g, e* y *d*, y así sucesivamente.

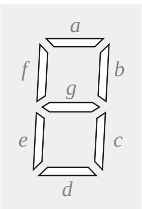


FIGURA 4.47 Disposición de los segmentos en un display de 7 segmentos.

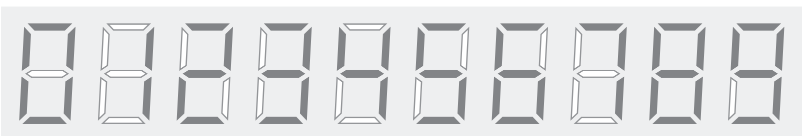


FIGURA 4.48 Display para dígitos decimales mediante un dispositivo de 7 segmentos.

Displays de LED. Un tipo muy común de display de 7 segmentos es el de diodos emisores de luz (*Light-Emitting Diode*, **LED**), colocados como se muestra en la Figura 4.49. Cada segmento es un LED que emite luz cuando lo atraviesa una corriente eléctrica. En la Figura 4.49(a), la configuración en ánodo común requiere un circuito de excitación, que proporcione un nivel de tensión bajo para activar un determinado segmento. Cuando se aplica un nivel BAJO a la entrada de un segmento, el LED se enciende y circula corriente a su través. En la Figura 4.49(b), la configuración en cátodo común requiere un circuito de excitación que proporcione un nivel de tensión alto para activar un cierto segmento. Cuando se aplica un nivel ALTO a la entrada del segmento, el LED se enciende y circula corriente a su través.

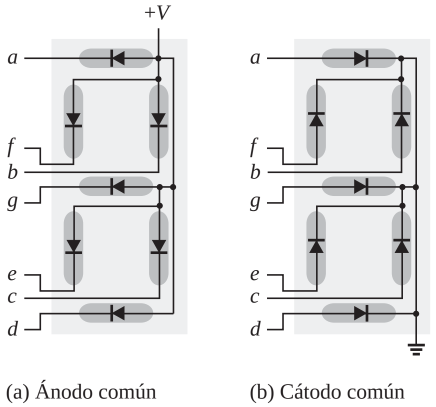


FIGURA 4.49 Configuraciones de los display de LED de 7 segmentos.

Displays de LCD. Otro tipo común de displays de 7-segmentos es el de cristal líquido, (**LCD**, *Liquid Crystal Display*). Los LCD funcionan polarizando la luz de forma que un segmento que no está activado refleja la luz incidente, por lo que se ilumina. Un segmento activado no refleja la luz incidente y, por tanto, permanece oscuro. Los LCD consumen mucha menos potencia que los LED, pero no se pueden ver en la oscuridad, mientras que los LED sí.

Lógica de los segmentos

Cada segmento se utiliza para varios dígitos decimales, pero ninguno de ellos se emplea para representar los diez dígitos; por tanto, cada segmento tiene que activarse mediante su propio circuito de decodificación que detecta la aparición de cualquier número en el que haya que usar ese segmento. A partir de las Figuras 4.47 y 4.48, se determinan los segmentos que hay que activar para representar cada uno de los dígitos, los cuales se enumeran en la Tabla 4.9.

Dígito	Segmentos activados
0	*a, b, c, d, e, f*
1	*b, c*
2	*a, b, d, e, g*
3	*a, b, c, d, g*
4	*b, c, f, g*
5	*a, c, d, f, g*
6	*a, c, d, e, f, g*
7	*a, b, c*
8	*a, b, c, d, e, f, g*
9	*a, b, c, d, f, g*

TABLA 4.9 Segmentos activados para cada dígito decimal.

Tabla de verdad de la lógica de segmentos. La lógica de decodificación de segmentos requiere cuatro entradas en código decimal binario (BCD) y siete salidas, una para cada segmento del display, como se indica en el diagrama de bloques de la Figura 4.50. La tabla de verdad de salida múltiple, que se muestra en la Tabla 4.10, corresponde en realidad a siete tablas de verdad, que podrían separarse en una tabla por segmento. Si aparece un 1 en las columnas de salida de la tabla, indica que el segmento está activado.

Puesto que el código BCD no incluye los valores binarios 1010, 1011, 1100, 1101, 1110 y 1111, estas combinaciones no van nunca a aparecer en las entradas y pueden, por tanto, tratarse como condiciones indiferentes (X), como se indica en la tabla de verdad. Para coincidir con la mayoría de fabricantes de circuitos integrados, en esta aplicación una A representa el bit menos significativo y una D indica el bit más significativo.

Expresiones booleanas de la lógica de segmentos. A partir de la tabla de verdad se puede escribir para cada segmento una expresión suma de productos o producto de sumas. Por ejemplo, la expresión suma de productos estándar para el segmento a es:

$$a = \bar{D}\bar{C}\bar{B}\bar{A} + \bar{D}\bar{C}B\bar{A} + \bar{D}\bar{C}BA + \bar{D}C\bar{B}A$$
$$+ \bar{D}CB\bar{A} + \bar{D}CBA + D\bar{C}\bar{B}\bar{A} + D\bar{C}\bar{B}A$$

y la expresión suma de productos estándar para el segmento e es

$$e = \bar{D}\bar{C}\bar{B}\bar{A} + \bar{D}\bar{C}B\bar{A} + \bar{D}CB\bar{A} + D\bar{C}\bar{B}\bar{A}$$

De forma similar, se pueden desarrollar expresiones para los restantes segmentos. Como se puede ver, la expresión para el segmento a consta de ocho productos y la expresión para el segmento e tienen cuatro términos productos que representan cada una de las entradas BCD que activan dicho segmento. Esto significa que la implementación de la suma de productos estándar de la lógica del segmento a requiere un circuito AND-OR formado por ocho puertas AND de 4 entradas y una puerta OR de ocho entradas. La implementación de la lógica correspondiente al segmento e requiere cuatro puertas AND de 4 entradas y una puerta OR de 4 entradas. En ambos casos, se necesitan cuatro inversores para generar el complemento de cada una de las variables.

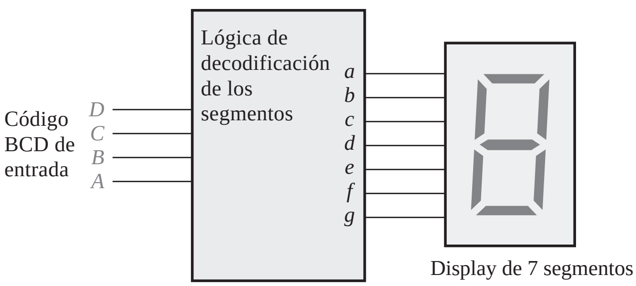


FIGURA 4.50 Diagrama de bloques de la lógica y el display de 7-segmentos.

Dígito	Entradas				Salidas de segmentos						
decimal	***D***	***C***	***B***	***A***	***a***	***b***	***c***	***d***	***e***	***f***	***g***
0	0	0	0	0	1	1	1	1	1	1	0
1	0	0	0	1	0	1	1	0	0	0	0
2	0	0	1	0	1	1	0	1	1	0	1
3	0	0	1	1	1	1	1	1	0	0	1
4	0	1	0	0	0	1	1	0	0	1	1
5	0	1	0	1	1	0	1	1	0	1	1
6	0	1	1	0	1	0	1	1	1	1	1
7	0	1	1	1	1	1	1	0	0	0	0
8	1	0	0	0	1	1	1	1	1	1	1
9	1	0	0	1	1	1	1	1	0	1	1
10	1	0	1	0	X	X	X	X	X	X	X
11	1	0	1	1	X	X	X	X	X	X	X
12	1	1	0	0	X	X	X	X	X	X	X
13	1	1	0	1	X	X	X	X	X	X	X
14	1	1	1	0	X	X	X	X	X	X	X
15	1	1	1	1	X	X	X	X	X	X	X

Salida = 1 quiere decir segmento activado (encendido)
Salida = 0 quiere decir segmento desactivado (apagado)
Salida = X significa indiferente.

TABLA 4.10 Tabla de verdad para la lógica de 7 segmentos.

Minimización mediante el mapa de Karnaugh de la lógica de segmentos. Vamos a comenzar obteniendo una expresión suma de productos mínima para el segmento *a*. En la Figura 4.51 se muestra un mapa de Karnaugh correspondiente al segmento *a*. Los pasos que hay que seguir son los siguientes:

Paso 1. Los 1s de la Tabla 4.10 se pasan directamente al mapa de Karnaugh.

Paso 2. Se introducen en el mapa todas las condiciones "indiferentes" (X).

Paso 3. Se agrupan los 1s como se muestra. Se utilizan las condiciones "indiferentes" y superposiciones de celdas para conseguir los grupos más grandes posibles.

Paso 4. Se escribe el término producto mínimo para cada grupo y se suman para obtener la expresión suma de productos mínima.

No olvide que las condiciones "indiferentes" no tienen porqué incluirse en un grupo, pero en este caso se utilizan todas ellas. También hay que fijarse en que los 1s de las celdas de las esquinas se agrupan con condiciones indiferentes utilizando la adyacencia cíclica.

Implementación mínima de la lógica del segmento a. La expresión mínima suma de productos a partir del mapa de Karnaugh de la Figura 4.52 para la lógica del segmento *a* es:

$$D + B + CA + \overline{C}\overline{A}$$

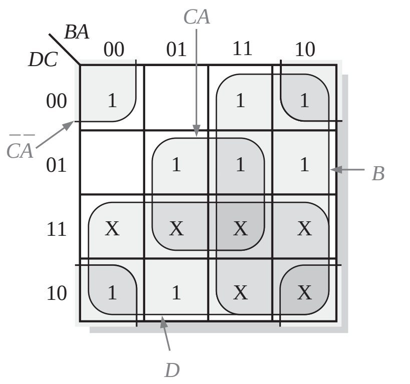
Esta expresión puede ser implementada mediante dos puertas AND de 2 entradas, una puerta OR de 4 entradas y dos inversores, como se muestra en la Figura 4.52. Compare este circuito con la implementación de la expresión estándar del segmento *a* vista anteriormente. Comprobará que el número de puertas e inversores se ha reducido de trece a cinco, disminuyendo significativamente el número de interconexiones necesarias.

La lógica mínima necesaria para cada uno de los restantes seis segmentos (*b, c, d, e, f* y *g*) puede obtenerse mediante un método similar.

Implementación VHDL (opcional)

Toda la lógica de los segmentos puede describirse utilizando VHDL para llevar a cabo la implementación en un dispositivo lógico programable. La lógica correspondiente al

Suma de productos estándar:
$\overline{D}\overline{C}\overline{B}\overline{A} + \overline{D}\overline{C}B\overline{A} + \overline{D}\overline{C}BA + \overline{D}C\overline{B}A + \overline{D}CB\overline{A} + \overline{D}CBA + D\overline{C}\overline{B}\overline{A} + D\overline{C}\overline{B}A$



Suma de productos mínima: $D + B + CA + \overline{C}\overline{A}$

FIGURA 4.51 Minimización de la expresión lógica del segmento *a* mediante el mapa de Karnaugh.

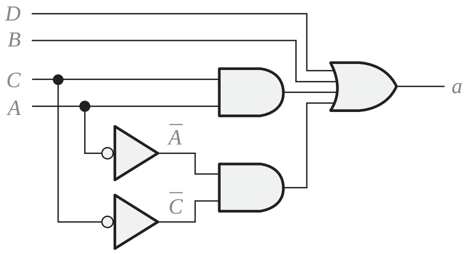


FIGURA 4.52 Implementación lógica mínima del segmento *a* de un display de 7-segmentos.

segmento *a* puede describirse mediante el siguiente programa VHDL:

```
entity SEGLOGIC is
  port (A, B, C, D: in bit; SEGa: out bit);
end entity SEGLOGIC;
architecture LogicFunction of
SEGLOGIC is
begin
  SEGa <= (A and C) or (not A
      and not C) or B or D;
end architecture LogicFunction;
```

Prácticas de sistemas

- ***Actividad 1*** Determinar la lógica mínima para el segmento *b*.
- ***Actividad 2*** Determinar la lógica mínima para el segmento *c*.
- ***Actividad 3*** Determinar la lógica mínima para el segmento *d*.
- ***Actividad 4*** Determinar la lógica mínima para el segmento *e*.
- ***Actividad 5*** Determinar la lógica mínima para el segmento *f*.
- ***Actividad 6*** Determinar la lógica mínima para el segmento *g*.
- ***Actividad opcional*** Completar el programa VHDL para los siete segmentos incluyendo en la arquitectura la descripción lógica de cada segmento.

RESUMEN

- En la Figura 4.53 se muestran los símbolos y las expresiones booleanas de salida para un inversor y puertas de dos entradas.

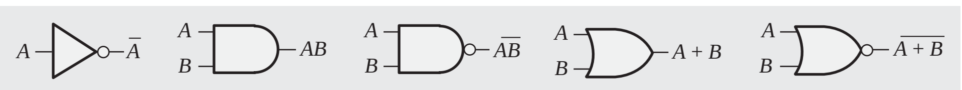


FIGURA 4.53

- Leyes conmutativas: $A + B = B + A$
  $AB = BA$

- Leyes asociativas: $A + (B + C) = (A + B) + C$
  $A(BC) = (AB)C$
- Ley distributiva: $A(B + C) = AB + AC$
- Reglas del álgebra booleana:

1. $A + 0 = A$	**7.** $A \cdot A = A$
2. $A + 1 = 1$	**8.** $A \cdot \overline{A} = 0$
3. $A \cdot 0 = 0$	**9.** $\overline{\overline{A}} = A$
4. $A \cdot 1 = A$	**10.** $A + AB = A$
5. $A + A = A$	**11.** $A + \overline{A}B = A + B$
6. $A + \overline{A} = 1$	**12.** $(A + B)(A + C) = A + BC$

- Teoremas de DeMorgan:
  1. El complemento de un producto es igual a la suma de los complementos de los términos del producto.
     $\overline{XY} = \overline{X} + \overline{Y}$
  2. El complemento de una suma es igual al producto de los complementos de los términos de la suma,
     $\overline{X + Y} = \overline{X}\,\overline{Y}$
- En la Figura 4.54 se muestran los mapas de Karnaugh para 3 y 4 variables. Un mapa de 5 variables se forma a partir de dos tablas de 4 variables.

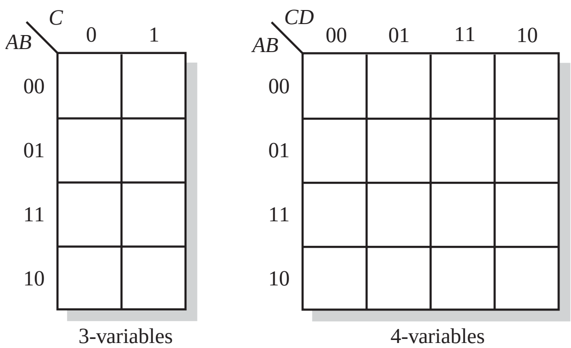


FIGURA 4.54

- El elemento de diseño básico en VHDL es una pareja entidad/arquitectura.

PALABRAS CLAVE

Las palabras clave y otros términos que se han resaltado en negrita se encuentran en el glosario final del libro.

Complemento El inverso u opuesto de un número. En el álgebra de Boole, la función inversa expresada mediante una barra sobre una variable. El complemento de 1 es 0, y viceversa.

Indiferente Combinación de literales de entrada que no pueden ocurrir y que se utilizan como 1s o 0s en un mapa de Karnaugh.

Mapa de Karnaugh Disposición de celdas que representa las combinaciones de literales en una expresión booleana y que se utiliza para la simplificación sistemática de la expresión.

Minimización El proceso que da como resultado una expresión booleana suma de productos o un producto de sumas que contiene el menor número de literales posible por término.

Producto de sumas Expresión booleana que consiste simplemente en multiplicar (operación AND) términos suma (operación OR).

Suma de productos Expresión booleana que consiste simplemente en sumar (operación OR) términos que contienen productos (operación AND).
Término producto Producto booleano de dos o más literales equivalente a una operación AND.
Término suma Suma booleana de dos o más literales equivalente a la operación OR.
Variable Símbolo utilizado para representar una magnitud lógica que puede tener tanto un valor 1 como 0; generalmente se designa mediante una letra cursiva.
VHDL Lenguaje estándar de descripción hardware. IEEE Std. 1076-1993.

AUTOTEST

Las respuestas se encuentran al final del capítulo.

1. El complemento de una variable siempre es:
   (a) 0 **(b)** 1 **(c)** igual a la variable **(d)** el inverso de la variable
2. La expresión booleana $A+\overline{B}+C$ es:
   (a) un término suma **(b)** un literal
   (c) un término producto **(d)** un término complementado
3. La expresión booleana $A\overline{B}C\overline{D}$ es:
   (a) un término suma **(b)** un término producto
   (c) un literal **(d)** siempre 1
4. El dominio de la expresión $A\overline{B}CD+A\overline{B}+\overline{C}D+B$ es:
   (a) A y D **(b)** Sólo B **(c)** A, B, C y D **(d)** ninguno de los anteriores
5. De acuerdo con la ley conmutativa de la suma,
   (a) $AB = BA$ **(b)** $A = A + A$
   (c) $A + (B + C) = (A + B) + C$ **(d)** $A + B = B + A$
6. De acuerdo con la ley asociativa de la multiplicación,
   (a) $B = BB$ **(b)** $A (BC) = (AB)C$
   (c) $A + B = B + A$ **(d)** $B + B (B + 0)$
7. De acuerdo con la ley distributiva,
   (a) $A (B + C) = AB + AC$ **(b)** $A (BC) = ABC$
   (c) $A(A + 1) = A$ **(d)** $A + AB = A$
8. ¿Cuál de las siguientes no es una regla válida del álgebra booleana?
   (a) $A + 1 = 1$ **(b)** $A = \overline{A}$
   (c) $AA = A$ **(d)** $A + 0 = A$
9. ¿Cuál de las siguientes reglas establece que si una entrada de una puerta AND es siempre 1, la salida es igual a la otra entrada?
   (a) $A + 1 = 1$ **(b)** $A + A = A$
   (c) $A \cdot A = A$ **(d)** $A \cdot 1 = A$
10. De acuerdo con los teoremas de DeMorgan, ¿cuáles de las siguientes igualdades son correctas?
    (a) $\overline{AB} = \overline{A} + \overline{B}$ **(b)** $\overline{XYZ} = \overline{X} + \overline{Y} + \overline{Z}$
    (c) $\overline{A+B+C} = \overline{A}\overline{B}\overline{C}$ **(d)** Todas las respuestas

11. La expresión booleana $X = AB + CD$ representa

(a) dos operaciones OR multiplicadas (AND). **(b)** Una puerta AND de 4 entradas
(c) dos operaciones AND sumadas (OR) **(d)** una operación OR-exclusiva

12. Un ejemplo de una expresión suma de productos es

(a) $A + B(C + D)$ **(b)** $\bar{A}B + A\bar{C} + A\bar{B}C$
(c) $(\bar{A} + B + C)(A + \bar{B} + C)$ **(d)** Las respuestas (a) y (b)

13. Un ejemplo de una expresión producto de sumas es

(a) $A(B + C) + A\bar{C}$ **(b)** $(A + B)(\bar{A} + B + \bar{C})$
(c) $\bar{A} + \bar{B} + BC$ **(d)** Las respuestas (a) y (b)

14. Un ejemplo de una expresión suma de productos estándar es

(a) $\bar{A}B + A\bar{B}C) + AB\bar{D}$ **(b)** $A\bar{B}C + A\bar{C}D$
(c) $A\bar{B} + \bar{A}B + AB$ **(d)** $A\bar{B}C\bar{D} + \bar{A}B + \bar{A}$

15. Un mapa de Karnaugh de 3 variables tiene

(a) ocho celdas **(b)** tres celdas **(c)** dieciséis celdas **(d)** cuatro celdas

16. En un mapa de Karnaugh de 4 variables, un término producto de dos variables se obtiene de un

(a) grupo de 2 celdas de 1s **(b)** grupo de 8 celdas de 1s
(c) grupo de 4 celdas de 1s **(d)** grupo de 4 celdas de 0s

17. En un mapa de Karnaugh, la agrupación de 0s produce

(a) una expresión producto de sumas **(b)** una expresión suma de productos
(c) una condición "indiferente" **(d)** un circuito lógico AND-OR

18. Un mapa de Karnaugh de 5 variables tiene

(a) dieciséis celdas **(b)** treinta y dos celdas **(c)** sesenta y cuatro celdas

19. Un SPLD que tiene una matriz AND programable y una matriz OR fija es una

(a) PROM **(b)** PLA **(c)** PAL **(d)** GAL

20. VHDL es un tipo de

(a) circuito lógico programable **(b)** lenguaje de descripción hardware
(c) matriz programable **(d)** matemáticas lógicas

21. En VHDL, un puerto es

(a) un tipo de entidad **(b)** un tipo de arquitectura
(c) una entrada o una salida **(d)** un tipo de variable

PROBLEMAS

Las respuestas a los problemas impares se encuentran al final del libro.

SECCIÓN 4.1 Operaciones y expresiones booleanas

1. Utilizando la notación booleana, escribir una expresión que sea 1 siempre que una o más de sus variables (A, B, C y D) sean 1.

2. Escribir una expresión que sea 1 sólo si todas sus variables (A, B, C, D y E) son 1.

3. Escribir una expresión que sea 1 cuando una o más variables (A, B y C) son 0.

4. Evaluar las siguientes operaciones:

(a) $0 + 0 + 1$ **(b)** $1 + 1 + 1$ **(c)** $1 \cdot 0 \cdot 0$
(d) $1 \cdot 1 \cdot 1$ **(e)** $1 \cdot 0 \cdot 1$ **(f)** $1 \cdot 1 + 0 \cdot 1 \cdot 1$

5. Hallar los valores de las variables que hacen que cada término producto sea 1 y que cada suma sea 0.

(a) AB **(b)** $A\overline{B}C$ **(c)** $A+B$ **(d)** $\overline{A}+B+\overline{C}$
(e) $\overline{A}+\overline{B}+C$ **(f)** $\overline{A}+B$ **(g)** $A\overline{B}\overline{C}$

6. Hallar los valores de X para todos los posibles valores de las variables.

(a) $X=(A+B)C+B$ **(b)** $X=(\overline{A+B})C$ **(c)** $X=A\overline{B}C+AB$
(e) $X=(A+B)(\overline{A}+B)$ **(f)** $X=(A+BC)(\overline{B}+\overline{C})$

SECCIÓN 4.2 Leyes y reglas del álgebra booleana

7. Identificar la ley del álgebra de Boole en que está basada cada una de las siguientes igualdades.

(a) $A\overline{B}+CD+A\overline{C}D+B=B+A\overline{B}+A\overline{C}D+CD$

(b) $AB\overline{C}D+\overline{ABC}=D\overline{C}BA+\overline{CBA}$

(c) $AB(CD+E\overline{F}+GH)=ABCD+ABE\overline{F}+ABGH$

8. Identificar la regla o reglas del álgebra de Boole en que está basada cada una de las siguientes igualdades.

(a) $\overline{\overline{AB+CD}}+\overline{EF}=AB+CD+\overline{EF}$ **(b)** $A\overline{A}B+AB\overline{C}+AB\overline{B}=AB\overline{C}$
(c) $A(BC+BC)+AC=A(BC)+AC$ **(d)** $AB(C+\overline{C})+AC=AB+AC$
(e) $A\overline{B}+A\overline{B}C=A\overline{B}$ **(f)** $ABC+\overline{AB}+\overline{ABC}D=ABC+\overline{AB}+D$

SECCIÓN 4.3 Teoremas de DeMorgan

9. Aplicar los teoremas de DeMorgan a cada expresión:

(a) $\overline{A+\overline{B}}$ **(b)** $\overline{\overline{A}B}$ **(c)** $\overline{A+B+C}$ **(d)** $\overline{ABC}$
(e) $\overline{A(B+C)}$ **(f)** $\overline{AB}+\overline{CD}$ **(g)** $\overline{AB+CD}$ **(h)** $\overline{(A+\overline{B})(\overline{C}+D)}$

10. Aplicar los teoremas de DeMorgan a cada expresión:

(a) $\overline{A\overline{B}(C+\overline{D})}$ **(b)** $\overline{AB(CD+EF)}$
(c) $\overline{(A+\overline{B}+C+\overline{D})}+\overline{ABC\overline{D}}$ **(d)** $\overline{(\overline{\overline{A}+B+C+D})(\overline{A\overline{B}\overline{C}D})}$
(e) $\overline{\overline{AB}(CD+\overline{E}F)(\overline{AB}+\overline{CD})}$

11. Aplicar los teoremas de DeMorgan a las siguientes expresiones:

(a) $\overline{\overline{(\overline{ABC})(\overline{EFG})}+\overline{(\overline{HIJ})(\overline{KLM})}}$ **(b)** $\overline{(A+\overline{B\overline{C}}+CD)}+\overline{\overline{BC}}$
(c) $\overline{\overline{(\overline{A+B})(\overline{C+D})(\overline{E+F})(\overline{G+H})}}$

SECCIÓN 4.4 Análisis booleano de los circuitos lógicos

12. Escribir la expresión booleana para cada puerta lógica de la Figura 4.55.

13. Escribir la expresión booleana para cada uno de los circuitos lógicos de la Figura 4.56.

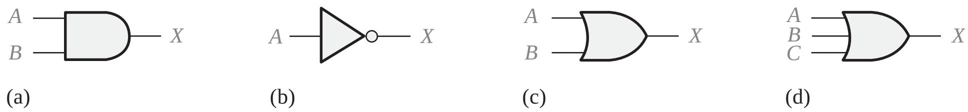


FIGURA 4.55

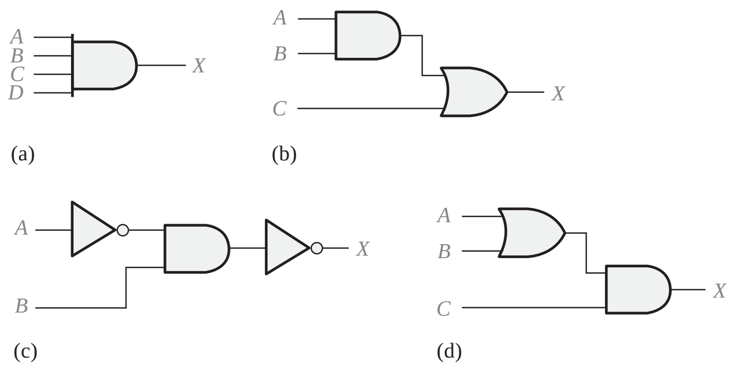


FIGURA 4.56

14. Dibujar el circuito lógico representado por cada una de las siguientes expresiones.

(a) $A + B + C$ **(b)** ABC **(c)** $AB + C$ **(d)** $AB + CD$

15. Dibujar el circuito lógico representado por cada una de las siguientes expresiones.

(a) $A\bar{B} + \bar{A}B$ **(b)** $AB + \bar{A}\bar{B} + \bar{A}BC$
(c) $\bar{A}B(C + \bar{D})$ **(d)** $A + (B[C + D(B + \bar{C})]$

16. Construir una tabla de verdad para cada una de las siguientes expresiones booleanas.

(a) $A + B$ **(b)** AB **(c)** $AB + BC$
(d) $(A + B)C$ **(e)** $(A + B)(\bar{B} + C)$

SECCIÓN 4.5 **Simplificación mediante el álgebra de Boole**

17. Mediante las técnicas del álgebra de Boole, simplificar las siguientes expresiones lo máximo posible:

(a) $A(A + B)$ **(b)** $A(\bar{A} + AB)$ **(c)** $BC + \bar{B}C$
(d) $A(A + \bar{A}B)$ **(e)** $A\bar{B}C + \bar{A}BC + \bar{A}\bar{B}C$

18. Mediante las técnicas del álgebra de Boole, simplificar las siguientes expresiones:

(a) $(A + \bar{B})(A + C)$ **(b)** $\bar{A}B + \bar{A}B\bar{C} + \bar{A}BCD + \bar{A}B\bar{C}\bar{D}E$
(c) $AB + \overline{AB}C + A$ **(d)** $(A + \bar{A})(AB + AB\bar{C})$
(e) $AB + (\bar{A} + \bar{B})C + AB$

19. Mediante las técnicas del álgebra de Boole, simplificar las siguientes expresiones:

(a) $BD + B(D + E) + \bar{D}(D + F)$ **(b)** $\bar{A}\bar{B}C + \overline{(A + B + \bar{C})} + \bar{A}\bar{B}\bar{C}D$
(c) $(B + BC)(B + \bar{B}C)(B + D)$ **(d)** $ABCD + AB(\overline{CD}) + (\overline{AB})CD$
(e) $ABC[AB + \bar{C}(BC + AC)]$

20. Determinar cuáles de los circuitos lógicos de la Figura 4.57 son equivalentes.

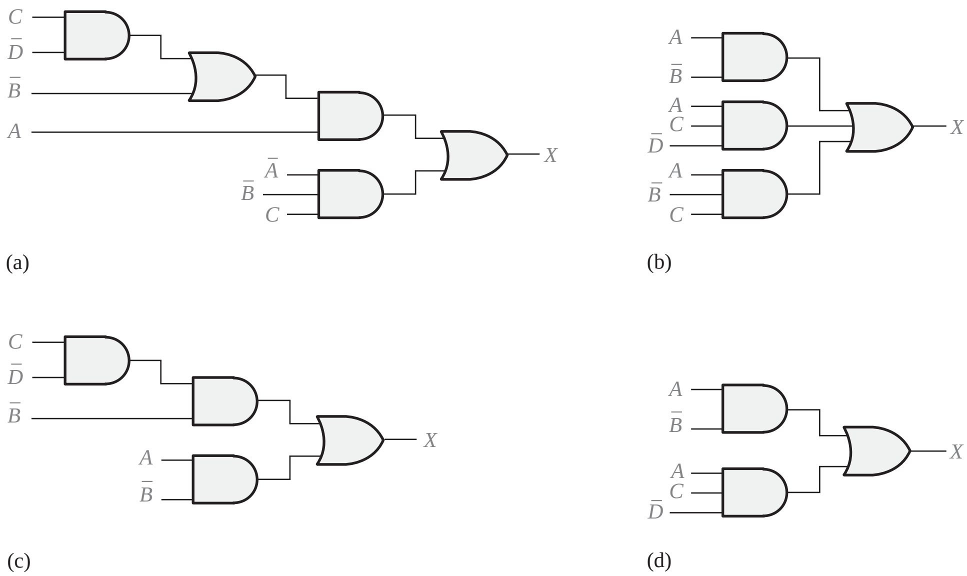


FIGURA 4.57

SECCIÓN 4.6 Formas estándar de las expresiones booleanas

21. Convertir las siguientes expresiones en sumas de productos:

(a) $(A+B)(C+\bar{B})$ **(b)** $(A+\bar{B}C)C$ **(c)** $(A+C)(AB+AC)$

22. Convertir las siguientes expresiones en sumas de productos:

(a) $AB+CD(A\bar{B}+CD)$ **(b)** $AB(\bar{B}\bar{C}+BD)$ **(c)** $A+B[AC+(B+\bar{C})D]$

23. Definir el dominio de cada suma de productos del Problema 21 y convertir la expresión a su forma estándar.

24. Convertir cada suma de productos del Problema 22 a su forma estándar.

25. Determinar el valor binario de cada término en las expresiones suma de productos del Problema 23.

26. Determinar el valor binario de cada término en las expresiones suma de productos del Problema 24.

27. Convertir cada una de las expresiones suma de productos estándar del Problema 23 a su forma producto de sumas estándar.

28. Convertir cada una de las expresiones suma de productos estándar del Problema 24 a su forma producto de sumas estándar.

SECCIÓN 4.7 Expresiones booleanas y tablas de verdad

29. Desarrollar la tabla de verdad de cada una de las siguientes expresiones suma de productos estándar:

(a) $A\bar{B}C+\bar{A}B\bar{C}+ABC$ **(b)** $\overline{XYZ}+\bar{X}\bar{Y}Z+XY\bar{Z}+X\bar{Y}Z+\bar{X}YZ$

30. Desarrollar la tabla de verdad de cada una de las siguientes expresiones suma de productos estándar:

(a) $\bar{A}B\bar{C}D+\bar{A}BC\bar{D}+A\bar{B}\bar{C}D+\bar{A}\bar{B}\bar{C}\bar{D}$

(b) $WXYZ+WXY\bar{Z}+\bar{W}XYZ+W\bar{X}YZ+WX\bar{Y}Z$

31. Desarrollar la tabla de verdad de cada una de las siguientes expresiones suma de productos estándar:

(a) $\overline{A}B + AB\overline{C} + \overline{A}\,\overline{C} + A\overline{B}C$ **(b)** $\overline{X} + Y\overline{Z} + WZ + X\overline{Y}Z$

32. Desarrollar la tabla de verdad de cada una de las siguientes expresiones producto de sumas estándar:

(a) $(\overline{A}+\overline{B}+\overline{C})(A+B+C)(A+\overline{B}+C)$

(b) $(\overline{A}+B+\overline{C}+D)(A+\overline{B}+C+\overline{D})(A+\overline{B}+\overline{C}+D)(\overline{A}+B+C+\overline{D})$

33. Desarrollar la tabla de verdad de cada una de las siguientes expresiones producto de sumas estándar:

(a) $(A+B)(A+C)(A+B+C)$

(b) $(A+\overline{B})(A+\overline{B}+\overline{C})(B+C+\overline{D})(\overline{A}+B+\overline{C}+D)$

34. Para cada tabla de verdad de la Figura 4.58, obtener una expresión suma de productos estándar y un producto de sumas estándar.

ABC	*X*
0 0 0	0
0 0 1	1
0 1 0	0
0 1 1	0
1 0 0	1
1 0 1	1
1 1 0	0
1 1 1	1

(a)

ABC	*X*
0 0 0	0
0 0 1	0
0 1 0	0
0 1 1	0
1 0 0	0
1 0 1	1
1 1 0	1
1 1 1	1

(b)

ABCD	*X*
0 0 0 0	1
0 0 0 1	1
0 0 1 0	0
0 0 1 1	1
0 1 0 0	0
0 1 0 1	1
0 1 1 0	1
0 1 1 1	0
1 0 0 0	0
1 0 0 1	1
1 0 1 0	0
1 0 1 1	0
1 1 0 0	1
1 1 0 1	0
1 1 1 0	0
1 1 1 1	0

(c)

ABCD	*X*
0 0 0 0	0
0 0 0 1	0
0 0 1 0	1
0 0 1 1	0
0 1 0 0	1
0 1 0 1	1
0 1 1 0	0
0 1 1 1	1
1 0 0 0	0
1 0 0 1	0
1 0 1 0	0
1 0 1 1	1
1 1 0 0	1
1 1 0 1	0
1 1 1 0	0
1 1 1 1	1

(d)

FIGURA 4.58

SECCIÓN 4.8 Mapas de Karnaugh

35. Dibujar un mapa de Karnaugh de 3 variables y etiquetar cada celda según su valor binario.

36. Dibujar un mapa de Karnaugh de 4 variables y etiquetar cada celda según su valor binario.

37. Escribir los términos producto estándar correspondientes a cada celda de un mapa de Karnaugh de 3 variables.

SECCIÓN 4.9 Minimización de una suma de productos mediante el mapa de Karnaugh

38. Utilizar un mapa de Karnaugh para hallar la suma de productos mínima para cada una de las expresiones siguientes.

(a) $\overline{A}\,\overline{B}\,\overline{C} + \overline{A}\,\overline{B}C + A\overline{B}C$ **(b)** $AC(\overline{B}+C)$

(c) $\overline{A}(BC+B\overline{C})+A(BC+B\overline{C})$ (d) $\overline{A}\overline{B}\overline{C}+A\overline{B}\overline{C}+\overline{A}B\overline{C}+AB\overline{C}$

39. Utilizar un mapa de Karnaugh para simplificar las expresiones siguientes a su forma suma de productos mínima.

(a) $\overline{A}\overline{B}\overline{C}+A\overline{B}C+\overline{A}BC+AB\overline{C}$ (b) $AC[\overline{B}+B(B+\overline{C})]$

(c) $DE\overline{F}+\overline{D}E\overline{F}+\overline{D}\overline{E}\overline{F}$

40. Expandir las expresiones siguientes a su forma suma de productos estándar.

(a) $AB+A\overline{B}C+ABC$ (b) $A+BC$

(c) $A\overline{B}\overline{C}D+AC\overline{D}+B\overline{C}D+\overline{A}BC\overline{D}$ (d) $A\overline{B}+A\overline{B}\overline{C}D+CD+B\overline{C}D+ABCD$

41. Minimizar las expresiones del Problema 40 utilizando un mapa de Karnaugh.

42. Utilizar un mapa de Karnaugh para reducir las expresiones siguientes a su forma suma de productos mínima.

(a) $A+B\overline{C}+CD$

(b) $\overline{A}\overline{B}\overline{C}\overline{D}+\overline{A}\overline{B}\overline{C}D+ABCD+ABC\overline{D}$

(c) $\overline{A}B(\overline{C}\overline{D}+\overline{C}D)+AB(\overline{C}\overline{D}+\overline{C}D)+A\overline{B}\overline{C}D$

(d) $(\overline{A}\overline{B}+A\overline{B})(CD+C\overline{D})$

(e) $\overline{A}\overline{B}+A\overline{B}+\overline{C}\overline{D}+C\overline{D}$

43. Reducir la función especificada en la tabla de verdad de la Figura 4.59 a su forma suma de productos mínima mediante un mapa de Karnaugh.

44. Utilizar el mapa de Karnaugh para implementar la forma suma de productos mínima de la función lógica especificada en la tabla de verdad de la Figura 4.60.

45. Resolver el Problema 44 para una situación en que las seis últimas combinaciones binarias no están permitidas.

Entradas			Salida
A	B	C	X
0	0	0	1
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	0
1	1	1	1

FIGURA 4.59

Entradas				Salida
A	B	C	D	X
0	0	0	0	0
0	0	0	1	1
0	0	1	0	1
0	0	1	1	0
0	1	0	0	0
0	1	0	1	0
0	1	1	0	1
0	1	1	1	1
1	0	0	0	1
1	0	0	1	0
1	0	1	0	1
1	0	1	1	0
1	1	0	0	1
1	1	0	1	1
1	1	1	0	0
1	1	1	1	1

FIGURA 4.60

SECCIÓN 4.10 Minimización de un producto de sumas mediante el mapa de Karnaugh

46. Utilizar un mapa de Karnaugh para hallar la suma de productos mínima de las siguientes expresiones:

(a) $(A+B+C)(\overline{A}+\overline{B}+\overline{C})(A+\overline{B}+C)$

(b) $(X+\overline{Y})(\overline{X}+Z)(X+\overline{Y}+\overline{Z})(\overline{X}+\overline{Y}+Z)$

(c) $A(B+\overline{C})(\overline{A}+C)(A+\overline{B}+C)(\overline{A}+B+\overline{C})$

47. Utilizar un mapa de Karnaugh para simplificar las siguientes expresiones a su forma producto de sumas mínima:

(a) $(A+\overline{B}+C+\overline{D})(\overline{A}+B+\overline{C}+D)(\overline{A}+\overline{B}+\overline{C}+\overline{D})$

(b) $(X+\overline{Y})(W+\overline{Z})(\overline{X}+\overline{Y}+\overline{Z})(W+X+Y+Z)$

48. Para la función especificada en la tabla de verdad de la Figura 4.59, determinar el producto de sumas mínimo mediante el mapa de Karnaugh.

49. Determinar el producto de sumas mínimo para la función de la tabla de verdad de la Figura 4.60.

50. Convertir cada una de las siguientes expresiones producto de sumas mínimo a la forma de suma de productos mínima utilizando un mapa de Karnaugh.

(a) $(A+\overline{B})(A+\overline{C})(\overline{A}+\overline{B}+C)$

(b) $(\overline{A}+B)(\overline{A}+\overline{B}+\overline{C})(B+\overline{C}+D)(A+\overline{B}+C+\overline{D})$

SECCIÓN 4.11 Mapa de Karnaugh de cinco variables

51. Minimizar la siguiente suma de productos utilizando un mapa de Karnaugh.

$$X = \overline{A}B\overline{C}D\overline{E} + \overline{A}\,\overline{B}\,\overline{C}DE + A\overline{B}\,\overline{C}DE + AB\overline{C}\,\overline{D}\,\overline{E} + \overline{A}BCD\overline{E} + \overline{A}BC\overline{D}E$$
$$+ \overline{A}\,\overline{B}\,\overline{C}\,\overline{D}\,\overline{E} + \overline{A}\,\overline{B}CDE + AB\overline{C}D\overline{E} + AB\overline{C}DE$$

52. Aplicar el mapa de Karnaugh para minimizar la siguiente suma de productos.

$$A = \overline{V}WXYZ + V\overline{W}XYZ + VW\overline{X}YZ + VWX\overline{Y}Z + VWXY\overline{Z} + \overline{V}\,\overline{W}\,\overline{X}\,\overline{Y}\,\overline{Z} + \overline{V}\,\overline{W}\,\overline{X}Y\overline{Z} + \overline{V}\,\overline{W}X\overline{Y}\,\overline{Z} + \overline{V}W\overline{X}\,\overline{Y}\,\overline{Z}$$

SECCIÓN 4.12 VHDL (opcional)

53. Escribir un programa VHDL para el circuito lógico de la Figura 4.61.

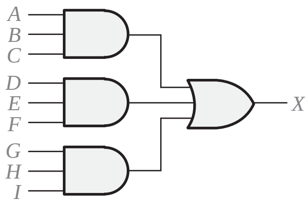
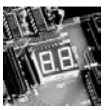


FIGURA 4.61

54. Escribir un programa VHDL para la expresión

$$Y = A\overline{B}C + \overline{A}\,\overline{B}C + A\overline{B}\,\overline{C} + \overline{A}BC$$



Aplicación a los sistemas digitales

55. Si es necesario elegir un tipo de display para trabajar bajo condiciones de baja luminosidad, ¿cuál se seleccionaría, un display de 7 segmentos de diodos LED o de cristal líquido? ¿Por qué?

56. Explicar por qué los códigos 1010, 1011, 1100, 1101, 1110 y 1111 pertenecen a la categoría de condiciones "indiferentes" en las aplicaciones con displays de 7 segmentos.

57. Para el segmento *b*, ¿cuántas puertas e inversores menos se necesitan para implementar la suma de productos mínima con respecto a la suma de productos estándar?

58. Repetir el Problema 57 para la lógica de los segmentos *c* hasta *g*.

Problemas especiales de diseño

59. La lógica del segmento *a* de la Figura 4.52 produce una salida a nivel ALTO para activar el segmento, ocurriendo lo mismo para el resto de los segmentos. Si se utiliza un display de 7-segmentos que requiere un nivel BAJO para activar cada segmento, modificar adecuadamente la lógica del segmento.

60. Rediseñar la lógica del segmento *a* utilizando un producto de sumas mínimo ¿Cuál es más sencilla, la suma de productos mínima o el producto de sumas mínimo?

61. Repetir el Problema 60 para los segmentos *b* hasta *g*.

62. Resumir los resultados del rediseño que se ha hecho en los Problemas 60 y 61, y recomendar el mejor diseño en función del mínimo número de circuitos integrados. Especificar los tipos de CI que se utilizarían.

RESPUESTAS

REVISIONES DE CADA SECCIÓN

SECCIÓN 4.1 **Operaciones y expresiones booleanas**

1. $\overline{A} = \overline{0} = 1$ **2.** $A = 1, B = 1, C = 0;\ \overline{A} + \overline{B} + C = \overline{1} + \overline{1} + 0 = 0 + 0 + 0 = 0$

3. $A = 1, B = 0, C = 1; A\overline{B}C = 1 \cdot \overline{0} \cdot 1 = 1 \cdot 1 \cdot 1 = 1$

SECCIÓN 4.2 **Leyes y reglas del álgebra booleana**

1. $A + (B + C + D) = (A + B + C) + D$ **2.** $A(B + C + D) = AB + AC + AD$

SECCIÓN 4.3 **Teoremas de DeMorgan**

1. (a) $\overline{ABC} + (\overline{\overline{D} + E}) = \overline{A} + \overline{B} + \overline{C} + D\overline{E}$ **(b)** $\overline{(A + B)C} = \overline{A}\overline{B} + \overline{C}$

(c) $\overline{A + B + C} + \overline{\overline{D}E} = \overline{A}\overline{B}\overline{C} + D + \overline{E}$

SECCIÓN 4.4 **Análisis booleano de los circuitos lógicos**

1. $(C + D)B + A$

2. Tabla de verdad abreviada: la expresión es 1 cuando *A* es 1 o cuando *B* y *C* son 1, o cuando *B* y *D* son 1. La expresión es 0 para todas las demás combinaciones.

SECCIÓN 4.5 **Simplificación mediante el álgebra de Boole**

1. **1. (a)** $A + AB + A\overline{B}C = A$ **(b)** $(\overline{A} + B)C + ABC = C(\overline{A} + B)$

(c) $A\overline{B}C(BD + CDE) + A\overline{C} = A(\overline{C} + \overline{B}DE)$

2. **(a)** *Original:* 2 puertas AND, 1 puerta OR, 1 inversor. *Simplificada:* sin puertas (conexión directa).

(b) *Original:* 2 puertas OR, 2 puertas AND, 1 inversor. *Simplificada:* 1 puerta OR, 1 puerta AND, 1 inversor.

(c) *Original:* 5 puertas AND, 2 puertas OR, 2 inversores. *Simplificada:* 1 puertas AND, 1 puerta OR, 2 inversores.

SECCIÓN 4.6 Formas estándar de las expresiones booleanas

1. **(a)** Suma de productos **(b)** Producto de sumas estándar
   (c) Suma de productos estándar **(d)** Producto de sumas
2. **(a)** $AB\bar{C}\bar{D} + AB\bar{C}D + ABC\bar{D} + ABCD + \bar{A}B\bar{C}D + \bar{A}BCD + \bar{A}\bar{B}C\bar{D} + \bar{A}BC\bar{D}$
   (c) Ya está en forma estándar
3. **(b)** Ya está en forma estándar
   (d) $(A+\bar{B}+\bar{C})(A+\bar{B}+C)(A+B+\bar{C})(A+B+C)$

SECCIÓN 4.7 Expresiones booleanas y tablas de verdad

1. $2^5 = 32$
2. $0110 \rightarrow \bar{W}XY\bar{Z}$
3. $1100 \rightarrow \bar{W}+\bar{X}+Y+Z$

SECCIÓN 4.8 Mapas de Karnaugh

1. **(a)** celda superior izquierda: 000 **(b)** celda inferior derecha: 101
   (c) celda inferior izquierda: 100 **(d)** celda superior derecha: 001
2. **(a)** celda superior izquierda: $\bar{X}\bar{Y}\bar{Z}$ **(b)** celda inferior derecha: $X\bar{Y}Z$
   (c) celda inferior izquierda: $X\bar{Y}\bar{Z}$ **(d)** celda superior derecha: $\bar{X}\bar{Y}Z$
3. **(a)** celda superior izquierda: 0000 **(b)** celda inferior derecha: 1010
   (c) celda inferior izquierda: 1000 **(d)** celda superior derecha: 0010
4. **(a)** celda superior izquierda: $\bar{W}\bar{X}\bar{Y}\bar{Z}$ **(b)** celda inferior derecha: $W\bar{X}Y\bar{Z}$
   (c) celda inferior izquierda: $W\bar{X}\bar{Y}\bar{Z}$ **(d)** celda superior derecha: $\bar{W}\bar{X}Y\bar{Z}$

SECCIÓN 4.9 Minimización de una suma de productos mediante el mapa de Karnaugh

1. Mapa de 8 celdas para 3 variables; mapa de 16 celdas para 4 variables.
2. $AB + B\bar{C} + \bar{A}\bar{B}C$
3. **(a)** $\bar{A}\bar{B}\bar{C} + \bar{A}BC + ABC + AB\bar{C}$
   (b) $\bar{A}\bar{B}\bar{C} + \bar{A}\bar{B}C + \bar{A}B\bar{C} + ABC + A\bar{B}\bar{C} + A\bar{B}C$
   (c) $\bar{A}\bar{B}\bar{C}\bar{D} + \bar{A}\bar{B}\bar{C}D + \bar{A}B\bar{C}\bar{D} + \bar{A}B\bar{C}D + \bar{A}BCD + \bar{A}BC\bar{D} + A\bar{B}\bar{C}D + A\bar{B}CD$
   (d) $\bar{A}\bar{B}\bar{C}\bar{D} + \bar{A}B\bar{C}\bar{D} + AB\bar{C}\bar{D} + A\bar{B}\bar{C}\bar{D} + \bar{A}B\bar{C}D + AB\bar{C}D + A\bar{B}CD + \bar{A}\bar{B}C\bar{D} +$
   $\bar{A}BC\bar{D} + ABC\bar{D} + A\bar{B}C\bar{D}$

SECCIÓN 4.10 Minimización de un producto de sumas mediante el mapa de Karnaugh

1. Cuando se pasa a un mapa de Karnaugh un producto de sumas, los 0s se colocan en las celdas cuyos valores hacen que el término suma estándar sea cero; cuando se pasa a un mapa de Karnaugh una suma de productos, los 1s se colocan en la celdas que tienen los mismos valores que los términos producto.
2. 0 en la celda 1011: $\bar{A}+B+\bar{C}+\bar{D}$ **3.** 1 en la celda 0010: $\bar{A}\bar{B}C\bar{D}$

SECCIÓN 4.11 Mapas de Karnaugh de cinco variables

1. Existen 32 combinaciones de las 5 variables ($2^5 = 32$).
2. $X = 1$, ya que la función es 1 para todas las posibles combinaciones de las 5 variables.

SECCIÓN 4.12 VHDL (opcional)

1. HDL es un lenguaje de descripción hardware para dispositivos lógicos programables.
2. Entidad y arquitectura.
3. La entidad especifica las entradas y las salidas de una función lógica.
4. La arquitectura especifica la operación de una función lógica.

PROBLEMAS RELACIONADOS

4.1 $\overline{A}+B=0$ cuando $A=1$ y $B=0$.

4.2 $\overline{A}\overline{B}=1$ cuando $A=0$ y $B=0$.

4.3 XYZ

4.4 $W+X+Y+Z$

4.5 $ABC\overline{D}\overline{E}$

4.6 $(A+\overline{B}+\overline{C}D)\overline{E}$

4.7 $\overline{ABCD}=\overline{A}+\overline{B}+\overline{C}+\overline{D}$

4.8 $A\overline{B}$

4.9 CD

4.10 $AB\overline{C}+\overline{A}C+\overline{A}\overline{B}$

4.11 $\overline{A}+\overline{B}+\overline{C}$

4.12 $\overline{A}B\overline{C}+AB+A\overline{C}+A\overline{B}+\overline{B}\overline{C}$

4.13 $W\overline{X}YZ+W\overline{X}Y\overline{Z}+W\overline{X}Y\overline{Z}+\overline{W}\overline{X}Y\overline{Z}+WX\overline{Y}Z+WX\overline{Y}\overline{Z}$

4.14 011, 101, 110, 010, 111. Sí

4.15 $(A+\overline{B}+C)(A+\overline{B}+\overline{C})(A+B+C)(\overline{A}+B+C)$

4.16 010, 100, 001, 111, 011. Sí

4.17 Las expresiones suma de productos y producto de sumas son equivalentes.

4.18 *Véase* la Tabla 4.11

4.19 *Véase* la Tabla 4.12.

A	*B*	*C*	*X*
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	0

TABLA 4.11

A	*B*	*C*	*X*
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

TABLA 4.12

4.20 Las expresiones suma de productos y producto de sumas son equivalentes.

4.21 *Véase* la Figura 4.62.

AB \ C	0	1
00		
01		1
11		
10	1	1

FIGURA 4.62

AB \ CD	00	01	11	10
00				
01				1
11	1		1	1
10				

FIGURA 4.63

4.22 *Véase* la Figura 4.63.

4.23 *Véase* la Figura 4.64.

4.24 *Véase* la Figura 4.65.

AB \ C	0	1
00	1	
01	1	1
11		1
10		

FIGURA 4.64

AB \ CD	00	01	11	10
00		1		
01		1		1
11	1	1	1	1
10	1	1	1	1

FIGURA 4.65

4.25 Ninguna otra forma.

4.26 $X = B + \bar{A}C + A\bar{C}D + C\bar{D}$

4.27 $X = \bar{D} + A\bar{B}C + B\bar{C} + \bar{A}B$

4.28 $Q = X + Y$

4.29 $Q = \bar{X}\bar{Y}\bar{Z} + W\bar{X}Z + \bar{W}YZ$

4.30 *Véase* la Figura 4.66.

AB \ CD	00	01	11	10
00	0	0		
01				0
11				
10				0

FIGURA 4.66

4.31 $Q = (X + \overline{Y})(X + \overline{Z})(\overline{X} + Y + Z)$

4.32 $Q = (\overline{X} + \overline{Y} + Z)(\overline{W} + \overline{X} + Z)(W + X + Y + Z)(W + \overline{X} + Y + \overline{Z})$

4.33 $Q = \overline{Y}\overline{Z} + \overline{X}\overline{Z} + \overline{W}Y + \overline{X}\overline{Y}Z$

4.34 $Y = \overline{D}\overline{E} + \overline{A}\overline{E} + \overline{B}\overline{C}\overline{E}$

4.35 X ⇐ (A **and** B)(C **and** D);

AUTOTEST

1. (d) **2.** (a) **3.** (b) **4.** (c) **5.** (d) **6.** (b) **7.** (a) **8.** (b)

9. (d) **10.** (d) **11.** (c) **12.** (b) **13.** (b) **14.** (c) **15.** (a) **16.** (c)

17. (a) **18.** (b) **19.** (c) **20.** (b) **21.** (c)